

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-191581

(43)Date of publication of application : 08.07.2004

(51)Int.CI.

G09G 3/36  
G02F 1/133  
G02F 1/1337  
G09G 3/20

(21)Application number : 2002-358429

(71)Applicant : SHARP CORP

(22)Date of filing : 10.12.2002

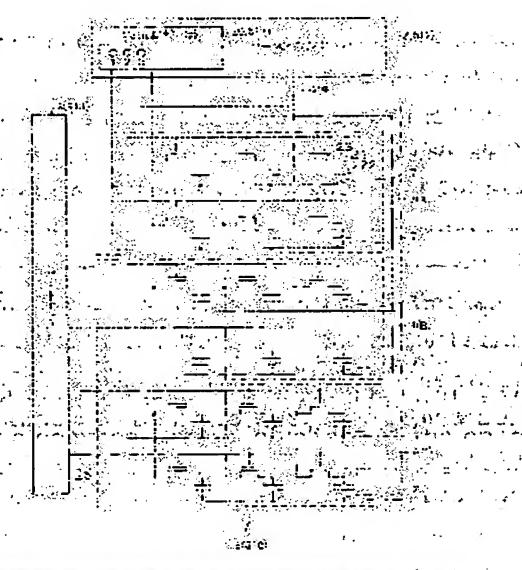
(72)Inventor : OGAWA YOSHINORI  
TANAKA SHIGEKI

## (54) LIQUID CRYSTAL DISPLAY UNIT AND ITS DRIVING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display unit capable of appropriately realizing wide-angle view display and a method for driving it.

**SOLUTION:** This liquid crystal display unit is provided with a plurality of gate lines 25 and a plurality of source lines 24 crossing the gate lines 25; and a pixel capacity 22 having a pixel electrode 21, an opposing electrode(common electrode) 7 and a liquid crystal layer is formed at each of pixels, corresponding to the respective intersections of the both lines. The orientations of the liquid crystal polymers of the liquid crystal layer are made random as the whole liquid crystal panel, and almost fixed twist angles are shown in a direction vertical to substrates interposing the liquid crystal layer. This liquid crystal display unit is provided with a Vcom adjusting circuit 26 for supplying a common electrode voltage to the opposing electrode(common electrode) 7, and for adjusting the common electrode voltage.



### LEGAL STATUS

[Date of request for examination] : 15.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

## CLAIMS

---

[Claim(s)]

[Claim 1]

In the liquid crystal display in which an almost fixed twist angle is shown in the direction in which have two or more prepared signal lines so that two or more scanning lines and these scanning lines may be intersected, and the pixel capacity corresponding to each intersection of these both lines which has a pixel electrode, a common electrode, and a liquid crystal layer for every pixel is formed, and the liquid crystal molecule of said liquid crystal layer has the random direction of orientation as the whole liquid crystal panel, and it is perpendicular to the substrate which pinches a liquid crystal layer.

The liquid crystal display characterized by having a common electrode voltage supply means by which this common electrode voltage can be adjusted while supplying common electrode voltage to said common electrode.

[Claim 2]

Said common electrode of each pixel can be distributed to two or more groups.

Said common electrode voltage supply means is a liquid crystal display according to claim 1 characterized by the ability to adjust common electrode voltage independently for said every group.

[Claim 3]

The 1st pixel capacity and the 2nd pixel capacity are prepared at least for every pixel as said pixel capacity.

Said common electrode voltage adjustment means is a liquid crystal display according to claim 1 characterized by the ability to adjust independently the common electrode voltage supplied to the common electrode corresponding to the 1st pixel capacity, and the common electrode voltage supplied to the common electrode corresponding to the 2nd pixel capacity.

[Claim 4]

The common electrode corresponding to the 2nd pixel capacity can be distributed to two or more groups.

Said common electrode voltage supply means is a liquid crystal display according to claim 3 characterized by the ability to adjust independently the common electrode voltage supplied to the common electrode corresponding to the 2nd pixel capacity for said every group while supplying a counterelectrode electrical potential difference common to each pixel to the common electrode corresponding to the 1st pixel capacity.

[Claim 5]

The common electrode corresponding to the 1st pixel capacity and the common electrode corresponding to the 2nd pixel capacity can be distributed to two or more groups, respectively.

Said common electrode voltage supply means is a liquid crystal display according to claim 4 characterized by the ability to adjust independently the common electrode voltage supplied to the common electrode corresponding to the common electrode voltage and the 2nd pixel capacity which are supplied to the common electrode corresponding to the 1st pixel capacity for said every group, respectively.

[Claim 6]

Said group division is a liquid crystal display given in any 1 term of claims 2, 4, or 5 characterized by being carried out to every [ containing 1 ] n scanning line (n being a positive integer).

[Claim 7]

Said common electrode voltage supply means is a liquid crystal display according to claim 6 characterized by supplying the common electrode voltage of the value from which said criteria common electrode voltage differs at the group corresponding to the scanning line of the other side [ in / common electrode voltage supplied to the group corresponding to the scanning line of the one side in the direction of a list of said scanning line is made into criteria common electrode voltage, and / the direction of a list of said scanning line ].

[Claim 8]

Said common electrode voltage supply means makes common electrode voltage supplied to the 1st group corresponding to the scanning line of the center section in the direction of a list of said scanning line criteria common electrode voltage. Common electrode voltage higher than said criteria common electrode voltage is supplied to the 2nd group corresponding to the scanning line by the side of an end in the direction of a list of said scanning line. The liquid crystal display according to claim 6 characterized by supplying common electrode voltage lower than said criteria common electrode voltage to the 3rd group corresponding to the scanning line by the side of the other end.

[Claim 9]

Said signal line is equipped with the signal-line driving means which supplies a display signal level. Said common electrode voltage supply means is a liquid crystal display according to claim 1 characterized by being built in said signal-line driving means.

[Claim 10]

The brightness of a pixel may change from an end [ in / in said common electrode voltage supply means / the direction of a list of said scanning line ] side to dark or the one direction of the \*\* gradually toward a central site, The liquid crystal display according to claim 6 characterized by adjusting the common electrode voltage supplied to said group.

The liquid crystal display according to claim 6 characterized by adjusting the common electrode voltage supplied to said group.

[Claim 11]

Said common electrode voltage supply means is a liquid crystal display given in any 1 term of claims 1-9 characterized by having the alter operation means in which alter operation is possible for the amount of adjustments of common electrode voltage.

[Claim 12]

The scanning-line driving means which drives said scanning line, A liquid crystal display given in any 1 term of claims 1-11 characterized by having a reference voltage generation means by which this reference voltage can be adjusted while generating the reference voltage of two or more level for a status signal gradation display supplied to said scanning-line driving means.

[Claim 13]

Said reference voltage generation means is a liquid crystal display according to claim 12 characterized by adjusting said reference voltage so that a predetermined gamma property may be acquired in the list of the arbitration in each list of the pixel to said direction of the scanning line.

[Claim 14]

It has an amendment information storage means to memorize the amount of adjustments of said reference voltage,

Said reference voltage generation means is a liquid crystal display according to claim 12 characterized by performing adjustment actuation of said reference voltage based on the amount of adjustments memorized by said amendment information storage means.

[Claim 15]

Said reference voltage generation means is a liquid crystal display according to claim 13 characterized

by adjusting said reference voltage so that a different gamma property along the list of the pixel of the one side in the direction of a list of the scanning line and the pixel of the other side may be acquired.  
[Claim 16]

A gamma property which is alike and is different, respectively is acquired. the list of the 1st pixel said whose reference voltage generation means is the one side in the direction of a list of the scanning line, the list of the 2nd pixel which is the other side, and the list of the 3rd pixel which it is between these both --- \*\* --- And the liquid crystal display according to claim 13 characterized by adjusting said reference voltage so that the gamma property of the list of the 3rd pixel may turn into a property between the gamma property of the list of the 1st pixel, and the gamma property of the list of the 2nd pixel.

[Claim 17]

It has two or more scanning lines and two or more signal lines prepared so that these scanning lines might be intersected. The pixel capacity corresponding to each intersection of these both lines which has a pixel electrode, a common electrode, and a liquid crystal layer for every pixel is formed. The liquid crystal molecule of said liquid crystal layer in the drive approach of a liquid crystal display which shows an almost fixed twist angle in the direction in which the direction of orientation is random and it is perpendicular to the substrate which pinches a liquid crystal layer as the whole liquid crystal panel. The drive approach of the liquid crystal display characterized by supplying common electrode voltage to said common electrode, and adjusting the common electrode voltage of a parenthesis.

[Claim 18]

The drive approach of the liquid crystal display according to claim 17 characterized by distributing said common electrode of each pixel to two or more groups, and adjusting said common electrode voltage independently for every groups of these.

[Claim 19]

The drive approach of the liquid crystal display according to claim 17 or 18 characterized by generating the reference voltage of two or more level for a status signal gradation display, and adjusting the reference voltage of a parenthesis.

[Claim 20]

The drive approach of the liquid crystal display according to claim 19 characterized by adjusting said reference voltage so that a predetermined gamma property may be acquired in the list of the arbitration in each list of the pixel to the direction of the scanning line.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

Especially this invention relates to the configuration aiming at expansion of an angle of visibility about a liquid crystal display and its drive approach.

[0002]

[Description of the Prior Art]

Need is expanding a liquid crystal display (LCD) according to the features, such as compactability and low-power nature. Moreover, as for LCD, product development is furthered also functionally towards the formation of big-screen-izing, highly-minute-izing, and many gradation.

[0003]

However, compared with CRT etc., as for LCD, the point that an angle of visibility, especially the angle of visibility of the vertical direction are narrow has been a technical technical problem. This technical problem is explained below.

[0004]

For example, at LCD of Nor Marie White's transparency mold TN (TSUISUTO pneumatic) method currently used abundantly as current and an object for OA (Office Automation), brightness is controlled by changing the electrical potential difference impressed to liquid crystal. That is, liquid crystal is inserted into two polarizing plates arranged so that a polarization shaft might intersect perpendicularly, the orientation condition of a liquid crystal molecule is changed by changing the electrical potential difference impressed to this liquid crystal, elliptically polarized light of the light by which the linearly polarized light was carried out with the polarizing plate by the side of incidence is carried out by this, and brightness is controlled by making only the light of the polarization shaft orientations by the side of outgoing radiation penetrate.

[0005]

Moreover, rubbing processing is performed to the orientation film towards [ as shown in drawing 42 (a) by the thin film transistor (TFT) and color filter (CF) side, respectively ]; and the orientation of the liquid crystal molecule is made to carry out in the direction by this in LCDs for OA.

[0006]

While twisting and carrying out orientation after the liquid crystal molecule has lain down (condition which became width) if the electrical potential difference is not impressed, if an electrical potential difference is impressed, a liquid crystal molecule will carry out orientation of the liquid crystal to a lengthwise direction. Moreover, liquid crystal molecules differ in a refractive index in the direction of a major axis, and the direction of a minor axis. For this reason, in the condition of having stood, it becomes isotropic to the anisotropy of a refractive index arising in respect of propagation of light, after the liquid crystal molecule has lain down. Therefore, rotation of polarization of light changes with applied voltage to liquid crystal. The rotation of this polarization is prescribed by the product (retardation) of the refractive-index anisotropy (refractive index of the direction of a refractive-index-minor axis of the direction of a major axis) of a liquid crystal molecule, and the gap of a liquid crystal cell.

[0007]

If the orientation of the liquid crystal molecule is made to carry out in the direction of drawing 42 (a), as shown in drawing 42 (b), since a liquid crystal molecule serves as orientation in the condition of having been twisted, the anisotropy of retardation will appear. In this case, as shown in drawing 42 (c), since a longitudinal direction is comparatively symmetrical orientation, it becomes comparatively large [ an angle of visibility ]. On the other hand, as shown in drawing 42 (d), since the vertical direction has the remarkable asymmetry of the orientation of a liquid crystal molecule, an angle of visibility becomes narrow. That is, in view of a top, a liquid crystal molecule is visible to the condition of having become width, and visible to the condition of having stood in view of the bottom. Consequently, black level looms, \*\* becomes remarkable from a top-view field ( $\theta < 0$  degree), and as shown in drawing 43, a gradation inversion poses a problem from a bottom visual field ( $\theta > 0$  degree). This problem becomes remarkable especially in full color LCD by which halftone is used abundantly.

[0008]

Management of the formation process of TFT and the production process of a liquid crystal panel takes the further cautions, and a production process becomes complicated, and the wide-field-of-view cornification by the conventional LCD has the fault of bringing about low Shimo of the yield, as a result increase of cost as a result.

[0009]

As an approach of solving this problem, the manufacture approach of the liquid crystal display which makes rubbing processing and the orientation film unnecessary is indicated by JP,6-194655,A.

[0010]

In this manufacture approach, it continues all over a cel and the multi-domain liquid crystal each direction of orientation of whose is the set of a random and minute micro domain is used, in the whole display screen, it is uniform, and the display without a viewing-angle dependency is made to be obtained.

[0011]

[Patent reference 1]

JP,6-194655,A (a open day July 15, Heisei 06)

[0012]

[Problem(s) to be Solved by the Invention]

However, with the above-mentioned conventional configuration, multi-domain liquid crystal is used, and although it is uniform in the whole display screen and the display without a viewing-angle dependency is made to be obtained, it has the trouble that it is difficult to guarantee completely the orientation where such a display condition is acquired in the whole multi-domain liquid crystal.

[0013]

Therefore, this invention aims at offer of the liquid crystal display which enables a wide-field-of-view angle display appropriately, and its drive approach.

[0014]

[Means for Solving the Problem]

In order to solve the above-mentioned technical problem, the liquid crystal display of this invention It has two or more scanning lines and two or more signal lines prepared so that these scanning lines might be intersected. The pixel capacity corresponding to each intersection of these both lines which has a pixel electrode, a common electrode, and a liquid crystal layer for every pixel is formed. The liquid crystal molecule of said liquid crystal layer While the direction of orientation is random and supplies common electrode voltage to said common electrode in the liquid crystal display in which an almost fixed twist angle is shown in a direction perpendicular to the substrate which pinches a liquid crystal layer as the whole liquid crystal panel It is characterized by having a common electrode voltage supply means by which this common electrode voltage can be adjusted.

[0015]

Moreover, the drive approach of the liquid crystal display of this invention has two or more scanning lines and two or more signal lines prepared so that these scanning lines might be intersected. The pixel capacity corresponding to each intersection of these both lines which has a pixel electrode, a common electrode, and a liquid crystal layer for every pixel is formed. The liquid crystal molecule of said liquid crystal layer As the whole liquid crystal panel, it is random, and in the drive approach of a liquid crystal display which shows an almost fixed twist angle in a direction perpendicular to the substrate which pinches a liquid crystal layer, the direction of orientation supplies common electrode voltage to said common electrode, and is characterized by adjusting the common electrode voltage of a parenthesis.

[0016]

According to the above-mentioned configuration, by adjusting suitably the common electrode voltage supplied to a common electrode, adjustment of the brightness of a pixel and color change of a pixel can be amended so that the angle of visibility from the location of the arbitration to the display screen may turn into a wide-field-of-view angle. Thereby, a wide-field-of-view angle display is attained

appropriately.

[0017]

Moreover, as mentioned above, since adjustment of the brightness of a pixel and amendment of color change of a pixel are performed by adjusting the common electrode voltage supplied to a common electrode, it is unnecessary to complicate a TFT production process or to make and change a drive circuit. Therefore, a highly efficient liquid crystal display can be obtained with the configuration of low cost. Furthermore, since color change by the viewing angle can be easily amended according to the property of a liquid crystal ingredient or a liquid crystal display, it can respond also to the various liquid crystal displays with which properties differ.

[0018]

In the above-mentioned liquid crystal display, said common electrode of each pixel can be distributed to two or more groups, and said common electrode voltage supply means is good for said every group also considering common electrode voltage as a configuration which can be adjusted independently.

[0019]

Moreover, the drive approach of the above-mentioned liquid crystal display is good also as a configuration which distributes said common electrode of each pixel to two or more groups, and adjusts said common electrode voltage independently for every groups of these.

[0020]

According to the above-mentioned configuration, the angle of visibility in the location which looks at the screen for example, in the vertical direction can be appropriately adjusted by adjusting common electrode voltage for a common electrode for every group part opium poppy and group as mentioned above to the liquid crystal display of the property that angles of visibility differ, with the location which looks at the screen in the vertical direction, for example.

[0021]

The 1st pixel capacity and the 2nd pixel capacity are prepared at least for every pixel as said pixel capacity, and said common electrode voltage adjustment means of the above-mentioned liquid crystal display is good also considering the common electrode voltage supplied to the common electrode corresponding to the 1st pixel capacity, and the common electrode voltage supplied to the common electrode corresponding to the 2nd pixel capacity as a configuration which can be adjusted independently.

[0022]

Adjustment of suitable common electrode voltage is attained to the multi-domain liquid crystal display with which the 1st pixel capacity and the 2nd pixel capacity are prepared at least for every pixel as a pixel capacity.

[0023]

In the above-mentioned liquid crystal display, while the common electrode corresponding to the 2nd pixel capacity can be distributed to two or more groups and said common electrode voltage supply means supplies a counterelectrode electrical potential difference common to each pixel to the common electrode corresponding to the 1st pixel capacity, it is good for said every group also considering the common electrode voltage supplied to the common electrode corresponding to the 2nd pixel capacity as a configuration which can be adjusted independently.

[0024]

The common electrode voltage supplied to the common electrode of the multi-domain liquid crystal display with which the 1st pixel capacity and the 2nd pixel capacity are prepared at least for every pixel as a pixel capacity can be adjusted with an easy configuration.

[0025]

In the above-mentioned liquid crystal display, the common electrode corresponding to the 1st pixel capacity and the common electrode corresponding to the 2nd pixel capacity can be distributed to two or more groups, respectively. Said common electrode voltage supply means It is good for said every group

respectively also as a configuration which can be adjusted independently in the common electrode voltage supplied to the common electrode corresponding to the common electrode voltage and the 2nd pixel capacity which are supplied to the common electrode corresponding to the 1st pixel capacity.

[0026]

The fine control about the common electrode voltage supplied to the common electrode of the multi-domain liquid crystal display with which the 1st pixel capacity and the 2nd pixel capacity are prepared at least for every pixel as a pixel capacity, i.e., the display condition of a pixel, is attained.

[0027]

In the above-mentioned liquid crystal display, said group division is good also as a configuration currently performed to every [ containing 1 ] n scanning line (n is a positive integer).

[0028]

In the above-mentioned liquid crystal display said common electrode voltage supply means Common electrode voltage supplied to the 1st group corresponding to the scanning line of the center section in the direction of a list of said scanning line is made into criteria common electrode voltage. It is good for the 2nd group corresponding to the scanning line by the side of an end in the direction of a list of said scanning line also as a configuration which supplies common electrode voltage higher than said criteria common electrode voltage, and supplies common electrode voltage lower than said criteria common electrode voltage to the 3rd group corresponding to the scanning line by the side of the other end.

[0029]

The 1st group [ according to the above-mentioned configuration ] corresponding to the scanning line of the center section in the direction of a list of the scanning line, The liquid crystal display with which display properties differ in the 2nd group corresponding to the scanning line by the side of an end, and in the 3rd group corresponding to the scanning line by the side of the other end. For example, the suitable adjustment for acquiring a wide-field-of-view angle is attained to the liquid crystal display with which display properties differ in three fields divided in the directions of a list of the scanning line, such as the vertical direction of a screen.

[0030]

The above-mentioned liquid crystal display is good also as a configuration in which said signal line is equipped with the signal-line driving means which supplies a display signal level, and said common electrode voltage supply means is built in said signal-line driving means.

[0031]

In the above-mentioned liquid crystal display, said common electrode voltage supply means is good also as a configuration which adjusts the common electrode voltage supplied to said group so that the brightness of a pixel may change from the end side in the direction of a list of said scanning line to dark or the one direction of the \*\* gradually toward the central site.

[0032]

According to the above-mentioned configuration, to the liquid crystal display which has the property that the brightness of a pixel changes from the end side in the directions of a list of the scanning line, such as the vertical direction of a screen, to dark or the one direction of the \*\* gradually toward the central site, for example, brightness can be appropriately adjusted so that a wide-field-of-view angle may be acquired.

[0033]

In the above-mentioned liquid crystal display, said common electrode voltage supply means is good also as a configuration equipped with the alter operation means in which alter operation is possible for the amount of adjustments of common electrode voltage.

[0034]

According to the above-mentioned configuration, it can consider as the configuration equipped with the tongue for actuation formed in the liquid crystal display, for example (alter operation means), and adjustment of common electrode voltage can be made easy.

[0035]

The above-mentioned liquid crystal display is good also as a configuration equipped with a reference voltage generation means by which this reference voltage can be adjusted while it generates the reference voltage of two or more level for a status signal gradation display supplied to the scanning-line driving means which drives said scanning line, and said scanning-line driving means.

[0036]

Moreover, the drive approach of the above-mentioned liquid crystal display is good also as a configuration which generates the reference voltage of two or more level for a status signal gradation display, and adjusts the reference voltage of a parenthesis.

[0037]

Since the reference voltage of two or more level for a status signal gradation display is generated and he is trying to adjust the reference voltage of a parenthesis according to the above-mentioned configuration, this circuit can be simplified by rationalization and share-izing of the circuit for a gradation display to the configuration which generates many gradation electrical potential differences with much resistance elements and switches.

[0038]

In the above-mentioned liquid crystal display, said reference voltage generation means is good also as a configuration which adjusts said reference voltage so that a predetermined gamma property may be acquired in the list of the arbitration in each list of the pixel to said direction of the scanning line.

[0039]

The drive approach of the above-mentioned liquid crystal display is good also as a configuration which adjusts said reference voltage so that a predetermined gamma property may be acquired in the list of the arbitration in each list of the pixel to the direction of the scanning line.

[0040]

According to the above-mentioned configuration, since a predetermined gamma property is acquired in the list of the pixel to the direction of the scanning line in addition to the brightness of a pixel, a still finer display is attained.

[0041]

The above-mentioned liquid crystal display is equipped with an amendment information storage means to memorize the amount of adjustments of said reference voltage, and said reference voltage generation means is good also as a configuration which performs adjustment actuation of said reference voltage based on the amount of adjustments memorized by said amendment information storage means.

[0042]

According to the above-mentioned configuration, adjustment of a gamma property can be easily performed by rewriting the amount of adjustments memorized by the amendment information storage means.

[0043]

In the above-mentioned liquid crystal display, said reference voltage generation means is good also as a configuration which adjusts said reference voltage so that a different gamma property along the list of the pixel of the one side in the direction of a list of the scanning line and the pixel of the other side may be acquired.

[0044]

Since a different gamma property along the list of the pixel of the one side in the direction of a list of the scanning line and the pixel of the other side is acquired according to the above-mentioned configuration, the still finer adjustment about a display condition is attained.

[0045]

In the above-mentioned liquid crystal display said reference voltage generation means A gamma property which is alike and is different, respectively is acquired. the list of the 1st pixel which is the one side in the direction of a list of the scanning line, the list of the 2nd pixel which is the other side, and the

list of the 3rd pixel which it is between these both -- \*\* -- And it is good also as a configuration which adjusts said reference voltage so that the gamma property of the list of the 3rd pixel may turn into a property between the gamma property of the list of the 1st pixel, and the gamma property of the list of the 2nd pixel.

[0046]

In the directions of a list of the scanning line, such as the vertical direction of the display screen, suitable adjustment of a gamma property is attained and a still better display can be performed.

[0047]

[Embodiment of the Invention]

[The gestalt 1 of operation]

One gestalt of operation of this invention is explained below based on a drawing.

Drawing 2 is the block diagram showing the configuration of the liquid crystal display (TFT-liquid-crystal module) 1 of this operation gestalt.

[0048]

This liquid crystal display 1 is functionally divided into the liquid crystal display section which displays an image, and the liquid crystal mechanical component (liquid crystal drive circuit) which drives it. The above-mentioned liquid crystal display section has the liquid crystal panel 8 of a TFT method. The liquid crystal panel 8 is equipped with the liquid crystal display component which is not illustrated and the below-mentioned counterelectrode 7.

[0049]

The above-mentioned liquid crystal drive circuit is equipped with the source driver (signal-line driving means) 2 and the gate driver (scanning-line driving means) 3, the controller 4, and the liquid crystal drive power source 5. The source driver 2 was equipped with two or more source driver sections 11 which consist of an IC (Integrated Circuit), i.e., the 1st - the n-th source driver, and the gate driver 3 is equipped with two or more gate driver sections 12 which consist of an IC similarly, i.e., the 1st - the m-th section gate driver.

[0050]

Generally, for example, the source driver 2 and the gate driver 3 carried previous IC chip on the film with which wiring was formed, it consists of TCP (Tape Carrier Package), and this TCP is mounted on the ITO (Indium Tin Oxide; indium tin oxide film) terminal of a liquid crystal panel 8, and they have the composition of having connected with the liquid crystal panel 8. Or thermocompression bonding of the previous IC chip is directly carried out to the ITO terminal of a liquid crystal panel 8 through ACF (Anisotropic Conductive Film; anisotropy electric conduction film), and it is mounted, and has composition connected with the liquid crystal panel 8.

[0051]

While a controller 4 inputs indicative-data D and control signals (start pulse SP etc.) into the source driver 2, it inputs Vertical Synchronizing signal VS into a gate driver 3. Furthermore, Horizontal Synchronizing signal LS is inputted into the source driver 2 and a gate driver 3.

[0052]

The configuration of the above-mentioned liquid crystal panel 8 is shown in drawing 3. TFT23, the source line (signal line) 24, the gate line (scanning line) 25, and counterelectrode (common electrode) 7 which carry out on-off control of the electrical-potential-difference impression to the pixel electrode 21, the pixel capacity 22, and the pixel electrode 21 are prepared in the liquid crystal panel 8. Here, the liquid crystal display component A for 1 pixel is constituted by the pixel electrode 21, the pixel capacity 22, and TFT23.

[0053]

The counterelectrode 7 can be distributed to a different group one by one every e gate lines (e is a positive integer) 25 1 is included, as shown in drawing 1. Or the group division is carried out every two or more gate lines 25 adjoin each other. The counterelectrode electrical potential difference C is

independently given to each [ these ] group's counterelectrode 7, respectively from the Vcom equalization circuit (common electrode voltage supply means) 26 built in the source driver 2.

[0054]

For example, when all the counterelectrodes 7 of a liquid crystal panel 8 are kicked by the 1st group 7 (A), the 2nd group 7 (B), and the 3rd group 7 (C) by the group swing, from the Vcom equalization circuit 26, the counterelectrode electrical potential differences C1, C2, and C3 are given to the counterelectrode 7 of these [ 1st ] – the 3rd group, respectively.

[0055]

In the above-mentioned configuration, the display action in a liquid crystal display 1 is explained.

The indicative data inputted from the outside is inputted into the source driver 2 through a controller 4 as indicative-data D which is a digital signal. The source driver 2 carries out time sharing of the inputted indicative-data D, and it is latched to the 1st source driver – n-th source driver, and it carries out a DA translation after that synchronizing with Horizontal Synchronizing signal LS inputted from a controller 4. And the analog voltage for a gradation display (a gradation display electrical potential difference is called hereafter) which carries out the DA translation of the indicative-data D by which time sharing was carried out, and changes is outputted to the liquid crystal display component to which a liquid crystal panel 8 corresponds through the source line 24.

[0056]

The above-mentioned gradation display electrical potential difference according to the brightness of the pixel for a display is given to the above-mentioned source line 24 from the source driver 2. On the other hand, a scan signal which carries out sequential ON of TFT23 together with the direction of a train is given to the gate line 25 from a gate driver 3. And the gradation display electrical potential difference of the source line 24 is impressed to the counterelectrode 7 connected to the drain concerned of TFT23 through TFT23 of an ON state, and it is accumulated in the pixel capacity 22 between a counterelectrode 7 and the pixel electrode 21. In this way, the light transmittance of liquid crystal is changed according to the above-mentioned gradation display electrical potential difference, and a pixel display is performed. Moreover, the counterelectrode electrical potential differences C1, C2, and C3 are given to 3 sets of counterelectrodes, the 1st group 7 (A), the 2nd group 7 (B), and the 3rd group 7 (C), respectively from the Vcom equalization circuit 26 built in the source driver in the gestalt of this operation.

[0057]

An example of a liquid crystal drive wave general to drawing 4 and drawing 5 is shown. In this drawing, 31 and 35 are drive waves outputted from the source driver 2, and 32 and 36 are drive waves outputted from a gate driver 3. Moreover, 33 and 37 are the potentials of a counterelectrode 7 and 34 and 38 are the voltage waveforms of the pixel electrode 21. In addition, the electrical potential difference impressed to a liquid crystal layer is the potential difference of the pixel electrode 21 and a counterelectrode 7, and the slash shows it all over drawing.

[0058]

the case of drawing 4 -- the drive wave of a gate driver 4 -- the level of 32 -- the period of High level -- TFT23 -- turning on -- the drive wave of the source driver 3 -- the electrical potential difference of the difference of 31 and the potential 33 of a counterelectrode 7 is impressed to the pixel electrode 21. then, the drive wave of a gate driver 4 -- the level of 32 will turn into Low level and TFT23 will be in an OFF state. In this case, since the pixel capacity 22 exists in a pixel, an above-mentioned electrical potential difference is maintained.

[0059]

The same is said of the actuation in the case of drawing 5. However, by drawing 4 and drawing 5, the electrical potential differences impressed to a liquid crystal layer differ, and in being drawing 4, compared with the case of drawing 5, applied voltage is high.

[0060]

In the liquid crystal display 1, by changing the electrical potential difference impressed to a liquid crystal layer in this way as analog voltage, the light transmittance of liquid crystal was changed in analog, and the multi-gradation display is realized.

[0061]

As opposed to the problem that especially the liquid crystal display 1 has the remarkable asymmetry of the orientation of the liquid crystal by the vertical direction, and an angle of visibility becomes narrow furthermore, as mentioned above A counterelectrode 7 is divided into two or more groups (7 (A), 7 (B), and 7 (C) --), and it has different counterelectrode electrical potential differences C1 and C2 to each above-mentioned group's counterelectrode 7, and the composition of impressing C3 -- from the Vcom equalization circuit 26 with which the source driver 2 is equipped. It is possible to amend color change which a brightness property can be changed by this so that the optimal visual field may be acquired in each viewing angle, and is produced by the difference in a viewing angle. In addition, in the gestalt of this operation, the "viewing angle" is used as an include angle which the look (visual axis) to the normal of the display screen makes. Moreover, the "optimal visual field" is used as a visual field from which the condition that a screen appears in the direction of a look of those who see becomes homogeneity.

[0062]

Drawing 6 is the block diagram showing an example of the configuration of the source driver section (the n-th source driver) 11 in the source driver 2 shown in drawing 2.

[0063]

In this drawing, in the source driver section 11, indicative-data D (DR, DG, DB) required for a display in a display screen is inputted serially, and latches this indicative-data D temporarily by the input latch circuit 47. Then, by the sampling memory circuit 42, with the output signal of each stage of the above-mentioned shift register circuit 41, indicative-data D sent at time sharing is sampled, and it outputs to the stage in which the following hold memory circuit 43 corresponds. S is a cascade output.

[0064]

the 1st by which the hold memory circuit 43 is contained in each line in a liquid crystal panel 8, i.e., the n-th pixel, i.e., the 1st to the n-th source line 24 is supported, respectively.

[0065]

Indicative-data D inputted into the hold memory circuit 43 is latched by Horizontal Synchronizing signal LS. Thereby, indicative-data D outputted from the hold memory circuit 43 is fixed until following indicated Horizontal Synchronizing signal LS is inputted.

[0066]

Level conversions, such as a pressure up for doubling with the signal-processing level of the DA translation circuit 45 of the next step in the level-shifter circuit 44, are performed, and indicative-data D outputted from the hold memory circuit 43 is inputted into the DA translation circuit 45.

[0067]

The reference voltage generating circuit 48 generates the reference voltage of each level based on reference voltage VR. If inputted from the power circuit which the potential which should be given to a pixel does not specifically illustrate, by pressuring this potential partially inside, in for example, 64 gradation displays, 64 kinds of potentials for a gradation display will be generated, and it will output to it to the DA translation circuit 45. In the DA translation circuit 45, one potential for a gradation display according to indicative-data D from the level-shifter circuit 44 is chosen for every pixel from the 64 above-mentioned kinds of potentials for a gradation display, and it outputs to an output circuit 46.

[0068]

the low impedance transducer which an output circuit 46 becomes from the differential amplifier etc. -- it is -- the 1- of a liquid crystal panel 8 -- the n-th source line 24 -- it is alike, respectively, and it receives and the potential for a gradation display chosen in the DA translation circuit 45 is given. As for this potential for a gradation display, one period of Horizontal Synchronizing signal LS, i.e., the potential for a 1 horizontal-synchronization period maintenance is carried out, and corresponding to indicative-

data D new to next horizontal synchronization period gradation display, is outputted.

[0069]

On the other hand, the gate driver 3 includes the shift register circuit, the level-shifter circuit, and the output circuit. In a gate driver 3, Horizontal Synchronizing signal LS and Vertical Synchronizing signal VS are inputted into a shift register circuit, and the sequential transfer of Vertical Synchronizing signal VS is carried out in each stage in a shift register circuit by using Horizontal Synchronizing signal LS as a clock.

[0070]

the 1st by which the output from each stage of a shift register circuit is included in each train in a liquid crystal panel 8 – the m-th pixel, i.e., the 1-, -- the m-th gate line 25 is supported, respectively. The pressure up of the output from each stage of a shift register circuit is carried out by carrying out a level conversion in a level-shifter circuit to the electrical potential difference which can control the gate of TFT23 which each pixel has. furthermore, low impedance conversion is carried out in an output circuit – having -- the 1- of an output circuit to the liquid crystal panel 8 -- the m-th gate line 25 -- it is alike, respectively, and is received and outputted. The output from this gate driver 3 serves as a scan signal, and ON/OFF of the gate of TFT23 in each pixel of a liquid crystal panel 8 are controlled by this scan signal.

[0071]

Below, actuation of the source driver section 11 of a liquid crystal display 1 is explained.

Indicative-data D (DR, DG, DB) sent from a controller 4 has the value of 6 bits each, and is once latched by the input latch circuit 47.

[0072]

A shift register circuit 41 is a circuit to which the start pulse signal SP is shifted, namely, transmitted from a controller 4. The start pulse signal SP is outputted from the terminal of a controller 4, and is shifted by clock signal CK in a shift register circuit 41.

[0073]

When the eight source driver sections 11 are used, the sequential transfer of the start pulse signal SP is shifted in the shift register circuit 41 is carried out even in the shift register circuit 41 of the 8th source driver section 11 whose number is the 8th. It is to say that the start pulse signal SP is shifted in the shift register circuit 41.

[0074]

in addition, the 1- [ in / in each block from a shift register circuit 41 to an output circuit 46 / a liquid crystal panel 8 ] -- corresponding to the n-th n source electrode, they are n steps. Indicative-data D is once latched to the input latch circuit 47 synchronizing with the output from each stage of this shift register circuit 41 is outputted to the stage in which the following hold memory circuit 43 corresponds while it is once memorized in the stage in which the sampling memory circuit 42 corresponds..

[0075]

If n indicative-data D is inputted from the sampling memory circuit 42 at 1 horizontal-synchronization period, the hold memory circuit 43 will incorporate indicative-data D from the sampling memory circuit 42 with Horizontal Synchronizing signal LS from a controller 4 (it is also called a latch signal), and will output it to the following hold memory circuit 43. And the hold memory circuit 43 maintains this indicative-data D until following Horizontal Synchronizing signal LS is inputted. Subsequent actuation is as having mentioned above.

[0076]

In addition, a controller 4 sends indicative-data D repeatedly to the input latch circuit 47. Thereby, the potential according to indicative-data D is periodically written in to a liquid crystal panel 8, and the display in a liquid crystal panel 8 is maintained.

[0077]

To red, green, and the liquid crystal driver voltage output terminal for blue, the reference voltage generating circuit 48 creates 64 kinds of reference voltages, and generates the intermediate voltage for

a gradation display so that it may mention later. The electrical potential difference VR inputted into this circuit 48 is an electrical potential difference supplied from an external liquid crystal drive power source. [0078]

The DA translation circuit 45 is outputted from the hold memory circuit 43, and based on 64 kinds of intermediate voltage, the indicative-data signal (digital signal) of 6 bits of each RGB changed in the level-shifter circuit 44 is changed into an analog signal, and it outputs it to an output circuit 46.

[0079]

An output circuit 46 amplifies the analog signal of 64 level, and outputs it to a liquid crystal panel 8 as a gradation display electrical potential difference.

[0080]

Drawing 7 is the outline block diagram showing the example of 1 configuration of the Vcom equalization circuit 26 with which each source driver section 11 is equipped. This Vcom equalization circuit 26 is equipped with one resistance element R, two constant current sources 51 and 52, and buffer amplifier 53 for generating a voltage drop. In this Vcom equalization circuit 26, the voltage drop by passing a current to a resistance element R is used, and when only a fixed electrical potential difference shifts the inputted electrical potential difference up and down, a Vcom electrical potential difference is adjusted.

The Vcom equalization circuit 26 which has such a configuration operates as follows.

[0081]

The electrical potential difference Vcom used as criteria (Vref) is supplied to the input terminal 54 of the Vcom equalization circuit 26. And in obtaining output voltage higher than reference voltage Vcom (Vref) or low output voltage, the current which flows to a resistance element R according to constant current sources 51 and 52 is changed, and it outputs the electrical potential difference Vout from which only the part of the voltage drop in a resistance element R shifted the inputted electrical potential difference to a top or the bottom from an output terminal 55 using the voltage drop by the resistance element R.

[0082]

That is, when obtaining the output voltage Vout lower than reference voltage Vcom (Vref), in obtaining the output voltage Vout higher than reference voltage Vcom (Vref) so that it may become  $Vout = Vref + iR$  and, the Vcom equalization circuit 26 adjusts an electrical potential difference so that it may become  $Vout = Vref - iR$ .

[0083]

Drawing 8 shows the condition that the current which flows a resistance element R by actuation of constant current sources 51 and 52 changed, when obtaining the output voltage Vout higher than the above-mentioned reference voltage Vcom (Vref) (drawing 8 R > 8 (a)), and when obtaining the output voltage Vout lower than reference voltage Vcom (Vref) (drawing 8 (b)).

[0084]

In this case, as shown in drawing 8 (a), the current i of the other positive sense flows from a constant current source 52 to a constant current source 51 at a resistance element R by grounding the constant current source 51 which is in an input terminal 54 side from a resistance element R, and connecting the constant current source 52 in an output terminal 55 side to a power source. Consequently, the output voltage Vout from the output terminal 55 when reference voltage Vcom (Vref) is inputted serves as  $Vout = Vref + iR$  only with the part of the voltage drop in a resistance element R higher than reference voltage Vcom (Vref) from an input terminal 54.

[0085]

On the other hand, as shown in drawing 8 (b), the current i of the other negative sense flows from a constant current source 51 to a constant current source 52 at a resistance element R by connecting a constant current source 51 to a power source, and grounding a constant current source 52. Consequently, the output voltage Vout from the output terminal 55 when reference voltage Vcom (Vref) is inputted serves as  $Vout = Vref - iR$  only with the part of the voltage drop in a resistance element R

lower than reference voltage Vcom (Vref) from an input terminal 54.

[0086]

In each Vcom equalization circuit 26, in constant current sources 51 and 52, a current value can be switched to two or more values, and touch-down and connection with a power source can be switched further. Therefore, a counterelectrode electrical potential difference can be finely tuned by controlling each above-mentioned switch based on the above-mentioned adjustment data (DL).

[0087]

In addition, the above-mentioned adjustment data are made to input and latch to the data latch circuit 56 (to refer to drawing 9) of the Vcom equalization circuit 26 from the exterior. The data latch circuit 56 may consist of nonvolatile memory, such as a flash memory and FRAM.

[0088]

Drawing 9 is equivalent to the constant current sources 51 and 52 of the Vcom equalization circuit 26, and shows the circuitry of the constant current source section which enables a switch of a current value, and a connection switch of touch-down/power source (a resistance element R is included).

[0089]

This constant current source section has five constant current sources  $i$  which generate current  $2(n-1)$   $i$  by which weighting was carried out by  $2(n-1)$  by making  $n$  into a positive integer, and  $2i$ ,  $4i$ ,  $8i$  and  $16i$  while connecting with a power source. And each constant current source  $2(n-1)$   $i$  is connected to the end and output terminal 55 of a resistance element R through the switch  $+2(n-1)$  switch on with the control signal of  $+2(n-1)$ . Furthermore, it connects with the other end and the input terminal 54 of a resistance element R through the switch  $-2(n-1)$  switch on with the control signal of  $-2(n-1)$ .

[0090]

Moreover, similarly, the above-mentioned constant current source has five constant current sources  $i$  which generate current  $2(n-1)$   $i$  by which weighting was carried out by the above  $2(n-1)$  by making  $n$  into a positive integer, and  $2i$ ,  $4i$ ,  $8i$  and  $16i$  while being grounded. And each constant current source  $2(n-1)$   $i$  is connected to the above-mentioned other end and the input terminal 54 of a resistance element R through the switch  $+2(n-1)$  switch on with the control signal of  $+2(n-1)$ . Furthermore, it connects with the resistance element R top Norikazu edge and the output terminal 55 through the switch  $-2(n-1)$  switch on with the control signal of  $-2(n-1)$ .

[0091]

In the above-mentioned constant current source section, namely, constant current source  $2(n-1)$   $i$  connected to the input terminal 54 through the above-mentioned switch  $+2(n-1)$  or the switch  $-2(n-1)$  functioning as a constant current source 51 in drawing 8 (a) and (b), constant current source  $2(n-1)$   $i$  connected to the output terminal 55 through the switch  $+2(n-1)$  or the switch  $-2(n-1)$  functions as a constant current source 52 in drawing 8 (a) and (b). And based on the adjustment data which are multi-bit digital data of the binary number with a sign by the two's complement expression latched to the above-mentioned data latch circuit 56, a switch of the current value about constant current sources 51 and 52 and a connection switch of a power source/touch-down are enabled by controlling ON/OFF of each switch  $+2(n-1)$  and a switch  $-2(n-1)$ .

[0092]

by such configuration, it can come and come out to change the value and direction of the current which flows the above-mentioned resistance element R, and only the part of a voltage drop which flows to a resistance element R to input voltage  $V_{in}$  can output the electrical potential difference  $V_{out}$  shifted to two or more steps to a top or the bottom. An example is given and explained below about this function.

[0093]

The following explanation is given as that whose above-mentioned adjustment data (DL) are 6 bit data. It is possible to perform adjustment based on the adjustment data expressed with such 6 bits in 64 steps of  $-32$  to  $+31$ .

[0094]

In drawing 9 , the above-mentioned constant current source  $i$  and each of  $2i$ ,  $4i$ ,  $8i$ , and  $16i$  generate the current value  $i$  by which weighting was carried out by  $2(n-1)$ , and  $2i$ ,  $4i$ ,  $8i$  and  $16i$ . Moreover, each above-mentioned switch  $+2(n-1)$  and a switch  $-2(n-1)$  are switched on or turned off based on the above and adjustment data (DL). Hereafter, the actuation of the Vcom equalization circuit 26 based on 6-bit adjustment data is explained.

[0095]

As the 1st case, the case where adjustment data (DL) are “+1: (000001)” is described. In this case, only two switches  $+20$  turn on and all other switches are turned off. This is in the condition of drawing 8 (a).

[0096]

That is, the current  $I_{total}$  which flows to a resistance element  $R$  is the same as a constant current source  $i$ , and the sense of a current is forward. Therefore, output voltage  $V_{out}$  rises by the voltage drop in a resistance element  $R$  rather than the inputted reference voltage  $V_{in}$ , and the output voltage of  $V_{out}=V_{in}+ixR$  is obtained. This is an electrical potential difference only with the high ( $ixR$ ) input-reference electrical potential difference  $V_{in}$ .

[0097]

Moreover, the case where adjustment data (DL) are “-9: (1021)” is explained as other cases. In this case, two switches  $-23$  and two switches [ a total of four ] of switch- $20$  turn on, and all other switches are turned off. This is in the condition of drawing 8 (b).

[0098]

That is, the current  $I_{total}$  which flows to a resistance element  $R$  is set to  $9i$  which is the sum of the current of a constant current source  $i$  and constant current source  $8i$ , and the sense of a current is negative. Therefore, output voltage  $V_{out}$  descends by the voltage drop in a resistance element  $R$  rather than the inputted reference voltage  $V_{in}$ , and the output voltage of  $V_{out}=V_{in}-9ixR$  is obtained. This is an electrical potential difference only with 9 low times of the input-reference electrical potential difference  $V_{in}$  ( $ixR$ ).

[0099]

That is, the weight(scalerfactor),  $2(n-1)$ , of the current value passed to the bit number  $n$  and resistance element  $R$  can be matched through a switch  $+2(n-1)$  and  $-2(n-1)$  by using the multibit digital data of the binary number with a sign by two's complement expression as the above-mentioned adjustment data. Therefore, the amount of adjustments of the scale factor according to adjustment data (DL) can be obtained. That is, the amount of adjustments of the above-mentioned reference value can be easily specified with the above-mentioned adjustment data (DL).

[0100]

Furthermore, in the liquid crystal display 1 of this operation gestalt, the problem that the asymmetry of the orientation of the liquid crystal in the vertical direction is remarkable especially in a liquid crystal panel, and an angle of visibility becomes narrow is solved. For this reason, a counterelectrode 7 is divided into two or more group groups, and the counterelectrode electrical potential differences  $C1$  and  $C2$  and  $C3$  -- which are outputted by the Vcom equalization circuit 26 built in the source driver are made to impress to the counterelectrode of seven lines of arbitration in a liquid crystal display 1. It is possible to amend color change which a brightness property can be changed by this so that the optimal visual field may be acquired in each viewing angle, and is produced by the difference in a viewing angle.

[0101]

An example of a liquid crystal drive wave is shown in drawing 10 and drawing 11 . In this drawing, 31 and 35 are drive waves outputted from the source driver 2 like the case of drawing 4 and drawing 5 , and 32 and 36 are drive waves outputted from a gate driver 3.

[0102]

Moreover, 61 and 62 are pole drive potentials (counterelectrode electrical potential difference  $C$ ) impressed to a counterelectrode 7, and the counterelectrode electrical potential differences  $C1-C3$  outputted from the Vcom equalization circuit 26 are impressed to 3 sets of counterelectrodes of the 1st

group 7 of a counterelectrode (A) – the 3rd group 7 (C). That is, the counterelectrode electrical potential difference C2 is given to the 2nd group 7 (B), and the counterelectrode electrical potential difference C3 is given to the 3rd group 7 (C) for the counterelectrode electrical potential difference C1 at the 1st group 7 of a counterelectrode 7 (A).

[0103]

The counterelectrode electrical potential difference C2 (Vref) used as criteria is impressed to the 2nd group 7 (B). And the counterelectrode electrical potential difference C1 impressed to the 1st group 7 (A) and the counterelectrode electrical potential difference C3 impressed to the 3rd group 7 (C) are set as an electrical potential difference with high one side rather than this on the basis of the above-mentioned counterelectrode electrical potential difference C2 (Vref), and another side is set as a low electrical potential difference. In the vertical direction of a liquid crystal panel 8, it becomes it is more wide range and possible from this to change an angle-of-visibility property. In addition, the counterelectrode drive potentials 61 and 62 shown in drawing 10 and drawing 11 were equivalent to the above-mentioned counterelectrode electrical potential differences C1–C3, and are indicated as potential with predetermined width of face.

[0104]

Here, the case of the liquid crystal drive wave of drawing 4 mentioned above, for example and the case of the liquid crystal drive wave of drawing 10 are explained by comparison.

[0105]

the case of the liquid crystal drive wave of drawing 4, -- the drive wave of a gate driver 4 -- the level of 32 -- the period of High -- TFT23 -- turning on -- the drive wave of the source driver 3 -- the electrical potential difference of the difference of 31 and the potential 33 of a counterelectrode 7 is impressed to the pixel electrode 21, then, the drive wave of a gate driver 4 -- the level of 32 will serve as Low and TFT23 will be in an OFF state. In this case, in a pixel, since the pixel capacity 22 exists, the above-mentioned electrical potential difference is maintained.

[0106]

In the liquid crystal drive wave of drawing 10, although the fundamental actuation of ON/OFF actuation of TFT23 etc. is the same, it differs from the case where the display condition in a liquid crystal panel 8 is above-mentioned drawing 4, by impressing potential which the same potential is given to not all the counterelectrodes 7, for example, is different into said groups of a counterelectrode 7.

[0107]

For example, drawing 12 shows an example of the condition of the potential in each pixel dot at the time of impressing counterelectrode electrical potential differences C1–C3 which are different from the Vcom, equalization circuit 26 to the 1st group 7 of a counterelectrode 7 (A) – the 3rd group 7 (C).

[0108]

In this drawing, the counterelectrode electrical potential difference C2 used as criteria is supplied to the counterelectrode 7 at the pixel dot (pixel dot of four lines between the top line in drawing, and the lowest line) of a part without a slash, and different counterelectrode electrical potential differences C1 and C3 from the counterelectrode electrical potential difference C2 are supplied to the pixel dot (pixel dot of the top line in drawing, and the lowest line) of a shadow area. In addition, it is shown that + in this drawing has reversed the polarity of the applied voltage to a pixel dot with the dot reversal drive method. Moreover, one measure in drawing expresses the 1-pixel dot.

[0109]

Moreover, drawing 13 is an example of the pixel dot corresponding to two continuous frames (Frame n, frame n+1) in the drive condition shown by drawing 12, and is the case where the counterelectrode electrical potential difference C is changed for every frame.

[0110]

Since it is controlling by the liquid crystal display 1 so that the counterelectrode electrical potential differences C differ for every group of a counterelectrode 7 as mentioned above, in the vertical direction

of a liquid crystal panel 8, a wide-field-of-view angle display can be performed appropriately.

[0111]

In the above example, the counterelectrode electrical potential difference C used as criteria is attaining wide-field-of-view cornification of the vertical direction of a liquid crystal panel 8 to Rhine of the counterelectrode 7 of the arbitration in one frame by giving two kinds of counterelectrode electrical potential differences C from which potential differs. However, three or more kinds of counterelectrode electrical potential differences C may be given to Rhine of the counterelectrode 7 of arbitration to the counterelectrode electrical potential difference C of criteria.

[0112]

Next, the example which applied the configuration of this invention to the multi-domain liquid crystal panel is shown.

[0113]

With the multi-domain liquid crystal panel 108, as shown in drawing 14, although arrangement of the source line 124, the gate line 125, and TFT123 is the same as said source line 24, the gate line 25, and TFT23, it has the pixel capacity 122a and 122b of two pieces, and the pixel electrode 121 of these pixel capacity 122a and 122b is connected with the drain of TFT123. In addition, the liquid crystal display component A for 1 pixel is constituted by the pixel electrode 121, the pixel capacity 122a and 122b, and TFT123.

[0114]

[in one liquid crystal display component A], this multi-domain liquid crystal panel 108 divides a counterelectrode into counterelectrode 107a corresponding to pixel capacity 122a, and counterelectrode 107b corresponding to pixel capacity 122b, and controls them independently.

[0115]

The example of a configuration of the above-mentioned multi-domain liquid crystal panel 108 is shown in drawing 15. In this multi-domain liquid crystal panel 108, it has distributed to a different group one by one like said liquid crystal panel 8 every e gate lines (e is a positive integer) 25. Counterelectrodes 107a and 107b contain 1. Or, the group division is carried out every two or more gate lines 25 adjoin each other. Here, the group division of the counterelectrodes 107a and 107b is carried out like the case of a liquid crystal panel 8 at the 1st group 107 (A), the 2nd group 107 (B), and the 3rd group 107 (C).

[0116]

Moreover, it had the source driver 102 corresponding to said source driver 2, and the gate driver 103 corresponding to said gate driver 3, and the source driver 102 is equipped with the Vcom equalization circuit 126. This Vcom equalization circuit 126 has a configuration corresponding to said Vcom equalization circuit 26, and an output of the counterelectrode electrical potential differences C1-C4 is possible for it at least. This Vcom equalization circuit 126 can adjust the value of the counterelectrode electrical potential differences C1-C4 to output like the Vcom equalization circuit 26.

[0117]

In this multi-domain liquid crystal panel 108, the counterelectrode electrical potential difference C3 is given in common to each group's counterelectrode 107a from the Vcom equalization circuit 126.

Furthermore, from the Vcom equalization circuit 126, the counterelectrode electrical potential difference C4 is given to the 1st group's 107 (A) counterelectrode 107b, the counterelectrode electrical potential difference C5 is given to the 2nd group's 107 (B) counterelectrode 107b, and the counterelectrode electrical potential difference C6 is given to 3rd group 107 (C) counterelectrode 107b, respectively.

[0118]

Thus, the counterelectrode electrical potential difference C impressed to counterelectrode 107b is controlled independently by the multi-domain liquid crystal panel 108 for every group. Thereby, in the vertical direction, a wide-field-of-view angle display is possible like said liquid crystal panel 8.

[0119]

Every e gate lines (e is a positive integer) 25 1 is included, one by one, Counterelectrodes 107a and

107b can distribute to a different group, and show the multi-domain liquid crystal panel 208 of a configuration of controlling independently the counterelectrode electrical potential difference C impressed to counterelectrode 107a and counterelectrode 107b for every group to drawing 16.  
[0120]

In this case, the Vcom equalization circuit 226 with which the source driver 202 is equipped has a configuration corresponding to said Vcom equalization circuit 26, and an output of the counterelectrode electrical potential differences C1-C6 is possible for it at least. This Vcom equalization circuit 226 can adjust the value of the counterelectrode electrical potential differences C1-C6 to output.

[0121]

In this multi-domain liquid crystal panel 208, the group division of the counterelectrodes 107a and 107b is carried out at the 1st group 207 (A), the 2nd group 207 (B), and the 3rd group 207 (C). In this multi-domain liquid crystal panel 108, from the Vcom equalization circuit 226, the counterelectrode electrical potential difference C3 is given to the 1st group's 207 (A) counterelectrode 107a, the counterelectrode electrical potential difference C2 is given to the 2nd group's 207 (B) counterelectrode 107a, and the counterelectrode electrical potential difference C1 is given to the 3rd group's 207 (C) counterelectrode 107a. Moreover, from the Vcom equalization circuit 226, the counterelectrode electrical potential difference C4 is given to the 1st group's 207 (A) counterelectrode 107b, the counterelectrode electrical potential difference C5 is given to the 2nd group's 207 (B) counterelectrode 107b, and the counterelectrode electrical potential difference C6 is given to the 3rd group's 207 (C) counterelectrode 107b.

[0122]

Thus, the counterelectrode electrical potential difference C impressed to Counterelectrodes 107a and 107b is controlled independently by the multi-domain liquid crystal panel 208 for every group. Thereby, in the vertical direction, a wide-field-of-view angle display is possible like said liquid crystal panel 8.

[0123]

[The gestalt 2 of operation] is now to be described.

Other gestalten of operation of this invention are explained below based on drawing 17.

Drawing 17 is the block diagram showing the configuration of the liquid crystal display (TFT liquid crystal module) 501 of this operation gestalt. In addition, in this drawing only the main components and signal paths are illustrated, for example, it is omitting about the path of some [, such as a power circuit, and a clock signal, a reset signal, a select signal, ] signals.

[0124]

The liquid crystal display 501 is equipped with a liquid crystal panel 510 (a counterelectrode 7 is included), the source driver 512, a gate driver 513, and MPU (microprocessor unit) 514 as a control circuit.

[0125]

A liquid crystal panel 510 has the pixel of the TFT method of x (m pixels of perpendicular directions) formed in n source lines 24 and m gate lines 25 (n pixels of horizontal directions).

[0126]

In addition, below, the array of the pixel of the horizontal direction of one line is called a "line", and the array of the pixel of the perpendicular direction of one line is called a "train." Here, it shall be n=1028xRGB and m= 900 and the gradation display of 64 gradation (6 bits) of the 0th gradation - the 63rd gradation shall be performed in each pixel. in addition -- each line -- R (red), G (green), and B (blue) -- the pixel which displays each shall be arranged repeatedly

[0127]

It is the configuration shown in said drawing 3 , and the liquid crystal panel 510 can be distributed to a different group (the 1st group 7 (A), the 2nd group 7 (B), and the 3rd group 7 (C)) one by one as mentioned above every e gate lines (e is a positive integer) 25 a counterelectrode 7 contains 1.

[0128]

In this case, the Vcom equalization circuit 517 serves as a configuration equivalent to the above-mentioned Vcom equalization circuit 26. The counterelectrode electrical potential difference C is independently given to each above-mentioned group's counterelectrode 7 from the Vcom equalization circuit 517, respectively. That is, as shown in drawing 1, the counterelectrode electrical potential difference C1 is given to the 1st group 7 (A), the counterelectrode electrical potential difference C2 is given to the 2nd group 7 (B), and the counterelectrode electrical potential difference C3 is given to the 3rd group 7 (C). Thereby, in the vertical direction of a liquid crystal panel 510, a wide-field-of-view angle display is attained like the above-mentioned configuration.

[0129]

Moreover, a liquid crystal panel 510 may be the same configuration as the multi-domain liquid crystal panel 108 shown in drawing 14 and drawing 15. In this case, the Vcom equalization circuit 517 serves as a configuration equivalent to the above-mentioned Vcom equalization circuit 126.

[0130]

With such a configuration, like the multi-domain liquid crystal panel 108, the group division of the counterelectrodes 107a and 107b is carried out at the 1st group 107 (A), the 2nd group 107 (B), and the 3rd group 107 (C), and the counterelectrode electrical potential difference C3 is given in common to each group's counterelectrode 107a by the liquid crystal panel 510 from the Vcom equalization circuit 517. Furthermore, from the Vcom equalization circuit 517, the counterelectrode electrical potential difference C4 is given to the 1st group's 107 (A) counterelectrode 107b, the counterelectrode electrical potential difference C5 is given to the 2nd group's 107 (B) counterelectrode 107b, and the counterelectrode electrical potential difference C6 is given to 3rd group 107 (C) counterelectrode 107b, respectively. Thereby, in the vertical direction, the wide-field-of-view angle display of a liquid crystal panel 510 is attained like the above-mentioned configuration.

[0131]

Moreover, a liquid crystal panel 510 may be the same configuration as the multi-domain liquid crystal panel 208 shown in drawing 16. In this case, the Vcom equalization circuit 517 serves as a configuration equivalent to the above-mentioned Vcom equalization circuit 226.

[0132]

With such a configuration, a liquid crystal panel 510 like the multi-domain liquid crystal panel 208. Counterelectrodes 107a and 107b. For example, the 1st group 207 (A). A group division is carried out at the 2nd group 207 (B) and the 3rd group 207 (C). From the Vcom equalization circuit 517, the counterelectrode electrical potential difference C3 is given to the 1st group's 207 (A) counterelectrode 107a. The counterelectrode electrical potential difference C2 is given to the 2nd group's 207 (B) counterelectrode 107a, and the counterelectrode electrical potential difference C1 is given to the 3rd group's 207 (C) counterelectrode 107a, respectively. Moreover, from the Vcom equalization circuit 517, the counterelectrode electrical potential difference C4 is given to the 1st group's 107 (A) counterelectrode 107b, the counterelectrode electrical potential difference C5 is given to the 2nd group's 107 (B) counterelectrode 107b, and the counterelectrode electrical potential difference C6 is given to 3rd group 107 (C) counterelectrode 107b, respectively. Thereby, a wide-field-of-view angle display as well as the above-mentioned configuration is attained.

[0133]

As a liquid crystal drive wave, it is usable in what was shown in drawing 10 and drawing 11.

[0134]

The source driver 512 and the gate driver 513 are connected to the liquid crystal panel 510, and the source driver 512 and the gate driver 513 are connected to MPU514.

[0135]

In addition, in the example of drawing 17, it is considering as the configuration which drives a liquid crystal panel 510 with one source driver 512 and one gate driver 513. However, the source driver 512 and a gate driver 513 may be any of the configuration which consists of 1 chip LSI, or a configuration of

consisting of two or more LSI, and various deformation is possible for them.

[0136]

MPU514 outputs Horizontal Synchronizing signal LS, the start pulse signal SP, reference voltage Vcom (Vref), reference voltage VR, an indicative data D1, and the display memory control signal Cm to the source driver 512.

[0137]

The source driver 512 is equipped with the circumference circuit 518, the reference voltage generating circuit (reference voltage generation means) 521, and the source driver section 520.

[0138]

The circumference circuit section 518 is the circuit section which stores static-image data and a character indicative data in display memory 515,516, and performs those read-out control. This circumference circuit section 518 is equipped with two pieces and display memory 515,516 for the circuit 519 containing the I/O circuit 522, a command decoder 524, the X address decoder (column decoder) 525, and the Y address decoder (row decoder) 526.

[0139]

Display memory 515,516 is constituted so that the indicative data for m pixels of n pixel x perpendicular directions of horizontal directions can be stored. Display memory 515,516 consists of nonvolatile memory, such as a register, a flash memory, OTP, and EEPROM, or FeRAM (ferroelectric random-access memory). Moreover, display memory 515 and 516 may be the memory of ROM structure.

[0140]

In addition to the data for static images, or a character indicative data, the adjustment data D3, which control the adjustment data D2 and the counter electrode electrical potential difference C, which control the gradation display reference voltage are stored in display memory 515,516. That is, the adjustment data D2 and D3 are stored in display memory (amendment information storage means) 515, and the adjustment data D3 are stored in display memory (amendment information storage means) 516.

[0141]

In display memory 515, read-out of the adjustment data D2 is performed by the display memory control signal Cm from MPU514, and this adjustment data D2 is inputted into the reference voltage generating circuit 521. Moreover, in display memory 516, read-out of the adjustment data D3 is performed by the display memory control signal Cm1 from MPU514, and this adjustment data D3 is inputted into the Vcom equalization circuit 517.

[0142]

In addition, the adjustment data D2 take a synchronization to the scan signal in every 1-m, and the adjustment data D3 are read, while being read, when the power source of for example, a liquid crystal mechanical component turns on. Thus, since the timing read from display memory 515,516 differs, the adjustment data D2 and D3 are considered as the configuration which has two display memory 515,516 for convenience in drawing 17. However, he is fastidious and display memory 515,516 can respond also by one memory.

[0143]

Moreover, in drawing 17, in display memory 515,516, although only the treatment of the adjustment data D2 and D3 is indicated, treatment of the data for static images or the data for a character display is also performed. That is, the read-out data (data for static images and data for a character display) from the signal and display memory 515,516 from the sampling memory circuit 42 are chosen by the selector circuit (not shown) prepared between the sampling memory circuit 42 and the hold memory circuit 43, and it is inputted into the hold memory circuit 43.

[0144]

The source driver section 520 is equivalent to said source driver section 11 shown in drawing 6, has the same configuration as the source driver section 11, and performs actuation same as follows.

[0145]

The digital display data D1 sent from MPU514 have the value of 6 bits for example, corresponding to each pixel, and are once latched by the input latch circuit 47. On the other hand, a shift register circuit 41 is a circuit which takes a synchronization to a transfer clock (not shown) and shifts to it the start pulse signal SP inputted from MPU514.

[0146]

When the eight source driver sections 520 are used, the sequential transfer of the start pulse signal SP shifted in the shift register circuit 41 is carried out even in the shift register circuit 41 of the 8th source driver 520 whose number is the 8th.

[0147]

in addition, the 1- [ in / in each block from a shift register circuit 41 to an output circuit 46 / a liquid crystal panel 510 ] -- corresponding to the n-th n source electrode, they are n steps.

[0148]

The indicative data D1 latched to the input latch circuit 47 synchronizing with the output from each stage of a shift register circuit 41 is outputted to the stage in which the following hold memory circuit 43 corresponds while it is once memorized in the stage in which the sampling memory circuit 42 corresponds.

[0149]

If n indicative data D1 of 1 horizontal synchronization period are inputted from the sampling memory circuit 42, according to Horizontal Synchronizing signal LS from MPU514 (it is also called a latch signal), the hold memory circuit 43 will incorporate an indicative data D1 from the sampling memory circuit 42, and will output it to the next level-shifter circuit 44. And the hold memory circuit 43 maintains this indicative data D1 until following Horizontal Synchronizing signal LS is inputted. Next actuation is as having mentioned above.

[0150]

In addition, MPU514 sends an indicative data D1 repeatedly to the input latch circuit 47. Thereby, the potential according to an indicative data D1 is periodically written in to a liquid crystal panel 510, and the liquid crystal display in a liquid crystal panel 510 is maintained.

[0151]

As opposed to red, green, and the liquid crystal driver voltage output terminal for blue, the reference voltage generating circuit 521 creates 64-kind reference voltage, and generates the intermediate voltage for a gradation display. The reference VR inputted into this circuit 48 is an electrical potential difference supplied from the liquid crystal drive power source of the exterior which is not illustrated through MPU514.

[0152]

Moreover, the adjustment data D2 read from display memory 515 according to the memory control signal Cm are inputted into the reference voltage generating circuit 521.

[0153]

The DA translation circuit 45 is inputted from the hold memory circuit 43, and according to the indicative-data signal (digital) of 6 bits of each RGB changed in the level-shifter circuit 44, the electrical potential difference chosen from 64 kinds of intermediate voltage is changed into an analog signal, and it outputs it to an output circuit 46.

[0154]

An output circuit 46 amplifies the analog signal of 64 level, and outputs it to a liquid crystal panel 510 as a gradation display electrical potential difference.

[0155]

The block diagram about the configuration of the reference voltage generating circuit 521 in the gestalt of this operation is shown in drawing 18.

[0156]

The reference voltage generating circuit 521 has eight resistance elements R0-R7 which have two volt

input terminals of the lowest volt input terminal V0 and the top volt input terminal V64, and the resistance ratio for performing gamma amendment used as criteria, and gamma amendment equalization circuit 531 which tunes finely each reference voltage after gamma amendment obtained by these resistance elements R0-R7 up and down in the fixed range.

[0157]

Furthermore, it has [ between the output terminals of gamma amendment equalization circuit 531 which adjoins the lowest volt input terminal V0 and this ] the resistance and a total of 64 resistance (not shown) which were connected to eight serials at a time between the output terminals of adjacent gamma amendment equalization circuit 531, respectively between the output terminals of gamma amendment equalization circuit 531 which adjoins the top volt input terminal V64 and this. Thereby, 64 kinds of electrical potential differences are generable in the reference voltage generating circuit 521.

[0158]

In the reference voltage generating circuit 521, since it has the above-mentioned configuration, there is no need of forming nine halftone volt input terminals V0-V64, like the reference voltage generating circuit 541 for the conventional gradation display shown in drawing 19, and the above-mentioned intermediate voltage can be generated and adjusted in the reference voltage generating circuit 521 concerned.

[0159]

Drawing 20 is the outline block diagram showing the configuration of the above-mentioned gamma amendment equalization circuit 531. gamma amendment equalization circuit 531 is equipped with one resistance element R, two constant current sources 534,535, and the buffer amplifier 546 for generating a voltage drop. And output voltage is adjusted when only a fixed electrical potential difference shifts the electrical potential difference inputted into the resistance element R using the voltage drop by passing a current up and down gamma amendment equalization circuit 531 which has such a configuration operates as follows

[0160]

The electrical potential difference  $V_{ref}$  used as criteria is supplied to the input terminal 532 of the current source above-mentioned gamma amendment equalization circuit 531. And in obtaining output voltage higher than reference voltage  $V_{ref}$  or low output voltage, the current which flows to a resistance element R is changed according to a constant current source 534,535 is changed, and it outputs the electrical potential difference  $V_{out}$  from which only the part of the voltage drop in a resistance element R shifted the inputted electrical potential difference to a top or the bottom from an output terminal 533 using the voltage drop by the resistance element R.

[0161]

That is, in obtaining the output voltage  $V_{out}$  lower than reference voltage  $V_{ref}$  in obtaining the output voltage  $V_{out}$  higher than the above-mentioned reference voltage  $V_{ref}$  so that it may become  $V_{out}=V_{ref}+iR$  and, gamma amendment equalization circuit 531 adjusts an electrical potential difference so that it may become  $V_{out}=V_{ref}-iR$ .

[0162]

Drawing 21 (a) and (b) show the condition that the current which flows a resistance element R by actuation of a constant current source 534,535 changed, when obtaining the output voltage  $V_{out}$  higher than the above-mentioned reference voltage  $V_{ref}$  (drawing 21 (a)), and when obtaining the output voltage  $V_{out}$  lower than reference voltage  $V_{ref}$  (drawing 21 (b)).

[0163]

In this case, as shown in drawing 21 (a), the current  $i$  of the other positive sense flows from a constant current source 535 to a constant current source 534 at a resistance element R by grounding the constant current source 534 which is in an input terminal 532 side from a resistance element R, and connecting the constant current source 535 in an output terminal 533 side to a power source. Consequently, the output voltage  $V_{out}$  from the output terminal 533 when reference voltage  $V_{ref}$  is

inputted serves as  $V_{out} = V_{ref} + i - R$  only with the part of the voltage drop in a resistance element R higher than reference voltage  $V_{ref}$  from an input terminal 532.

[0164]

On the other hand, as shown in drawing 21 (b), the current  $i$  of the other negative sense flows from a constant current source 534 to a constant current source 535 at a resistance element R by connecting the above-mentioned constant current source 534 to a power source, and grounding a constant current source 535. Consequently, the output voltage  $V_{out}$  from the output terminal 533 when reference voltage  $V_{ref}$  is inputted serves as  $V_{out} = V_{ref} - i - R$  only with the part of the voltage drop in a resistance element R lower than reference voltage  $V_{ref}$  from an input terminal 532.

[0165]

And gamma correction voltage obtained by resistance elements R0-R7 is finely tuned by enabling the switch of a current value to two or more values, still enabling a switch of touch-down and connection with a power source about each constant current source 534,535 in each above-mentioned gamma amendment equalization circuit 531, and controlling a switch of each above based on the above-mentioned adjustment data D2. In this way, further, 8 \*\*\*s of the electrical potential differences between each reference voltage tuned finely are carried out by eight of 64 above-mentioned resistance, and they are outputted to the DA translation circuit 45.

[0166]

Drawing 22 shows the circuitry of the constant current source section of gamma amendment equalization circuit 531, which realizes a switch of the current value about each above-mentioned constant current source 534,535, and a connection switch of touch-down/power source. This constant current source section has five constant current sources  $i$  which generate current  $2(n-1)i$ , by which weighting was carried out by  $2(n-1)$ , by making  $n$  into a positive integer, and  $2i$ ,  $4i$ ,  $8i$  and  $16i$ , while connecting with a power source. And each constant current source  $2(n-1)i$  is connected to the end and output terminal 48 of a resistance element R through the switch  $+2(n-1)$  switch on with the control signal of +two ( $n-1$ ). Furthermore, it connects with the other end and the input terminal 532 of a resistance element R through the switch  $-2(n-1)$  switch on with the control signal of  $-2(n-1)$ .

[0167]

Similarly, the above-mentioned constant current source section has five constant current sources  $i$ , which generate current  $2(n-1)i$ , by which weighting was carried out by the above  $2(n-1)$ , and  $2i$ ,  $4i$ ,  $8i$  and  $16i$  while being grounded. And each constant current source  $2(n-1)i$  is connected to the above-mentioned other end and the input terminal 532 of a resistance element R through the switch  $+2(n-1)$  switch on with the control signal of +two ( $n-1$ ). Furthermore, it connects with the resistance element R top Norikazu edge and the output terminal 533 through the switch  $-2(n-1)$  switch on with the control signal of  $-2(n-1)$ .

[0168]

That is, constant current source  $2(n-1)i$  connected to the input terminal 532 through the above-mentioned switch  $+2(n-1)$  or the switch  $-2(n-1)$  functions as a constant current source 534 in drawing 20, and constant current source  $2(n-1)i$  connected to the output terminal 533 through the switch  $+2(n-1)$  or the switch  $-2(n-1)$  functions as a constant current source 535 in drawing 20. And based on the adjustment data which are multi-bit digital data of the binary number with a sign by the two's complement expression by which the latch is carried out [ above-mentioned ], a switch of the current value about a constant current source 534,535 and a connection switch of a power source/touch-down are realized by controlling ON/OFF of each switch  $+2(n-1)$  and a switch  $-2(n-1)$ .

[0169]

the part of a voltage drop which it comes and comes out to change the value and direction of the current which flows the above-mentioned resistance element R, and flows to a resistance element R to input voltage  $V_{in}$  by considering as such a configuration in gamma amendment equalization circuit 531 - a top -- or the electrical potential difference  $V_{out}$  shifted to two or more steps can be outputted

downward. Hereafter, an example is given and explained about this point.

[0170]

The following explanation is given as that whose above-mentioned adjustment data D2 are 6 bit data. The adjustment based on the adjustment data expressed with such 6 bits makes it possible to perform adjustment to gamma correction value in 64 steps of -32~+31.

[0171]

In drawing 22, the above-mentioned constant current source  $i$  and each of  $2i$ ,  $4i$ ,  $8i$ , and  $16i$  generate the current value  $i$  by which weighting was carried out by  $2^{(n-1)}$ , and  $2i$ ,  $4i$ ,  $8i$  and  $16i$ . Moreover, each above-mentioned switch  $+2^{(n-1)}$  and a switch  $-2^{(n-1)}$  are switched on or turned off based on the above and the adjustment data D2. Hereafter, the actuation of gamma amendment equalization circuit 531 based on 6-bit adjustment data is explained.

[0172]

As the 1st case, the case where the above-mentioned adjustment data D2 are "+1: (000001)" is described. In this case, only two switches  $+20$  turn on and all other switches are turned off. This condition is the same as the condition of drawing 21 (a).

[0173]

That is, the current  $I_{total}$  which flows to a resistance element R is the same as a constant current source  $i$ , and the sense of a current is forward. Therefore, output voltage  $V_{out}$  rises by the voltage drop in a resistance element R rather than the inputted reference voltage  $V_{in}$ , and the output voltage of  $V_{out}=V_{in}+ixR$  is obtained. This is an electrical potential difference only with the high ( $ixR$ ) input-reference electrical potential difference  $V_{in}$ .

[0174]

Moreover, as other cases, when the above-mentioned adjustment data D2 are "-9: (101001)", it attaches and explains. In this case, two switches  $-23$  and two switches [ a total of four ] of switch  $-20$  turn on, and all other switches are turned off. This condition is the same as the condition of drawing 21 (b).

[0175]

That is, the current  $I_{total}$  which flows to a resistance element R is set to  $9i$  which is the sum of the constant current of a constant current source  $i$  and constant current source  $8i$ , and the sense of a current is negative [above-mentioned]. Therefore, output voltage  $V_{out}$  descends by the voltage drop in a resistance element R rather than the inputted reference voltage  $V_{in}$ , and the output voltage of  $V_{out}=V_{in}-9 ixR$  is obtained. This is an electrical potential difference only with 9 low times of the input-reference electrical potential difference  $V_{in}$  ( $ixR$ ).

[0176]

In the case of other adjustment data, it applies correspondingly at above-mentioned actuation, and voltage adjustment can be performed to 64 steps within the limits of -32~+31 on the electrical potential difference per step ( $ixR$ ) focusing on the input-reference electrical potential difference  $V_{in}$  by turning on or turning off each switch  $+2^{(n-1)}$  and  $-2^{(n-1)}$ .

[0177]

That is, the weight (scale factor)  $2^{(n-1)}$  of the current value passed to the bit number  $n$  and resistance element R can be matched through a switch  $+2^{(n-1)}$  and  $-2^{(n-1)}$  by using the multi-bit digital data of the binary number with a sign by two's complement expression as the above-mentioned adjustment data. Therefore, the amount of adjustments of the scale factor according to the adjustment data D2 can be obtained. That is, the amount of adjustments of the above-mentioned reference value can be easily specified with the above-mentioned adjustment data.

[0178]

As mentioned above, the electrical potential difference which performed adjustment based on adjustment data to input voltage can be outputted by responding to the adjustment data D2 stored in display memory 515, and turning on / turning off a switch  $+2^{(n-1)}$  and  $-2^{(n-1)}$ .

[0179]

By applying this adjustment to gamma correction value based on resistance elements R0-R7, as shown in drawing 23, the property of liquid crystal drive output voltage can acquire the gamma transfer characteristic gamma 1 centering on the correction value based on resistance elements R0-R7, and the gamma transfer characteristic gamma 2 which can be adjusted with the above-mentioned adjustment data. As shown at drawing 24, the two gamma properties of gamma 2 can change a property into this gamma1 list by using the gamma property that only Rhine of arbitration differs in 1 screen so that an angle of visibility may become the optimal visual field.

[0180]

In addition, display memory 515 has adjustment data freely rewritten by the program etc. if needed.

[0181]

drawing 24 -- the above-mentioned gamma transfer characteristic gamma 1 and the above -- ready -- business -- an example which applied the gamma transfer characteristic gamma 2 adjusted with data to the liquid crystal display 501 is shown.

[0182]

the pixel dot into which the signal corresponding to the gamma transfer characteristic gamma 1 centering on the correction value based on resistance elements R0-R7 in the part which does not have a slash all over drawing is inputted -- being shown -- the slash section -- said above -- ready -- business -- the pixel dot into which the signal corresponding to the gamma transfer characteristic gamma 2 adjusted with data is inputted is shown. In addition, the sign of + in a pixel dot shows the polarity of an impression signal. That is, since this example is the thing of a dot reversal drive method, the polarity has reversed it to every dot (pixel).

[0183]

Moreover, drawing 25 shows an example of the gamma characteristics corresponding to two continuous frames in the liquid crystal display shown by drawing 24.

[0184]

In the example of above-mentioned drawing 24 and drawing 25, a wide-field-of-view cornification is attained by applying two kinds of different gamma transfer characteristics gamma1 and gamma2 to Rhine of the arbitration in 1 screen. However, without being limited to the two above-mentioned kinds, it is applying three or more kinds of gamma transfer characteristics depending on the case, and it cannot be overemphasized that it is possible to change an angle-of-visibility property into a large area more.

[0185]

Here, in above-mentioned drawing 24 and the example of drawing 25, while impressing the electrical potential difference of the gamma transfer characteristic gamma 1 to Rhine by the side of a center section, when the electrical potential difference of the same gamma transfer characteristic gamma 2 as Rhine by the side of upper limit and Rhine by the side of a lower limit is impressed, an angle-of-visibility property is improved and a wide-field-of-view angle is acquired. however, the asymmetry (condition of the liquid crystal seen from liquid crystal the condition and the bottom seen from the bottom) of the orientation in the liquid crystal of the vertical direction which poses a problem especially here when a liquid crystal panel 510 is seen from the case where it sees from the bottom, and the bottom -- receiving -- either -- amendment stops being effective only against the gamma transfer characteristic of an one direction In this case, the improvement range of an angle-of-visibility property will be limited a little.

[0186]

Then, when a liquid crystal panel 510 is seen from the case where it sees from the bottom, and the bottom, he is trying to impress the electrical potential difference of the gamma transfer characteristic which is different in Rhine of a liquid crystal panel 510 top, and lower Rhine in the example of drawing 24 and drawing 25, so that amendment may become possible. For example, while impressing the electrical potential difference of the gamma transfer characteristic gamma 1 to Rhine of an upper half, the

electrical potential difference of the gamma transfer characteristic gamma 2 is impressed to Rhine of a lower half. Amendment of the color change by the viewing angle is attained by this, and a still better wide-field-of-view angle property is acquired.

[0187]

The example in the case of impressing the electrical potential difference of three kinds of gamma transfer characteristics gamma1, gamma2, and gamma3 to a liquid crystal panel 510 is shown in drawing 26. In this case, the gamma transfer characteristics gamma2 and gamma3 adjusted with adjustment data on the basis of the gamma transfer characteristic gamma 1 are used. While impressing the electrical potential difference of the gamma transfer characteristic gamma 1 to Rhine of the central site of a liquid crystal panel 510, one electrical potential difference of the gamma transfer characteristics gamma2 and gamma3 is impressed to Rhine by the side of upper limit, and, specifically, the electrical potential difference of another side is impressed to Rhine by the side of a lower limit.

[0188]

In drawing 26, the part without a slash shows the pixel dot into which the signal corresponding to the gamma transfer characteristic gamma 1 centering on the correction value based on resistance elements R0-R7 is inputted. The slash section shows the pixel dot into which the signal corresponding to the gamma transfer characteristics gamma2 or gamma3 adjusted with adjustment data is inputted. Moreover, the sign of  $\pm$  in a pixel dot shows the polarity of an impression signal.

[0189]

An example of the gamma characteristics corresponding to two continuous frames in the liquid crystal display shown in drawing 26 is shown in drawing 27. Here, the signal level corresponding to the gamma transfer characteristic which is the electrical potential difference which the polarity reversed and is different is impressed to the same pixel (3 pixel dot configuration of RGB) to which two continuous frames correspond.

[0190]

By carrying out like this, the color balance of RGB can be maintained and printing of the screen resulting from fixed polarization of liquid crystal and the orientation film can be suppressed. In addition, fixed polarization of liquid crystal and the orientation film is based on the residual DC electrical potential difference generated according to the imbalance of the signal of positive/negative; when the electrical potential difference corresponding to a continuously different gamma property is impressed.

[0191]

As mentioned above, in the example of drawing 26 and drawing 27, three kinds of gamma transfer characteristics gamma1, gamma2, and gamma3 are used, and the signal level corresponding to these gamma transfer characteristics gamma1, gamma2, and gamma3 is impressed to Rhine of the arbitration in 1 screen. Furthermore, the polarity of the above-mentioned signal level is reversed in degree frame. It is possible to amend still more appropriately color change which a brightness property can be changed by this so that the optimal visual field may be acquired in each viewing angle, and is produced by the difference in a viewing angle.

[0192]

The block diagram about the configuration of the Vcom equalization circuit 517 is shown in drawing 28. The Vcom equalization circuit 517 has the input terminal 551 into which reference voltage Vcom (Vref) is inputted, the buffer amplifier 552 connected to this input terminal 551, and two or more Vcom controllers 553 which tune reference voltage Vcom finely up and down in the fixed range.

[0193]

Since it is the same circuitry as gamma amendment equalization circuit 531 already explained in drawing 20, the Vcom controller 553 omits the explanation about the configuration. Moreover, about explanation of operation, it carries out simply using drawing 20 and drawing 28.

[0194]

The electrical potential difference Vcom used as criteria (Vref) is supplied to the input terminal 532 of

the Vcom equalization circuit 517 from the exterior. And in obtaining output voltage higher than this reference voltage Vcom (Vref) or low output voltage, it changes the current which flows to a resistance element R according to a constant current source 534,535 using the voltage drop by the resistance element R. The electrical potential difference Vout from which only the part of the voltage drop in a resistance element R shifted the inputted reference voltage Vcom to a top or the bottom by this is outputted from an output terminal 533.

[0195]

That is, in obtaining the output voltage Vout lower than reference voltage Vcom (Vref) in obtaining the output voltage Vout higher than reference voltage Vcom (Vref) so that it may become  $Vout=Vref+i\cdot R$  and, the Vcom equalization circuit 517 adjusts an electrical potential difference so that it may become  $Vout=Vref-i\cdot R$ .

[0196]

It is as the liquid crystal drive wave including the output C from the Vcom equalization circuit 517, i.e., a counterelectrode electrical potential difference, having been shown in drawing 10 and drawing 11. From the Vcom equalization circuit 517 of a configuration of having been shown in drawing 28, the counterelectrode electrical potential differences C1-C3 are outputted, and these counterelectrodes electrical potential differences C1-C3 are supplied to the counterelectrode 7 of the 1st group 7 (A) - the 3rd group 7 (C) in the circuit shown in drawing 1, respectively.

[0197]

In this case, the counterelectrode electrical potential difference C2 used as criteria is given to the 2nd group 7 (B), and the low counterelectrode electrical potential differences C1 or C3 higher than the counterelectrode electrical potential difference C2 or are given to the 1st group 7 (A) and the 3rd group 7 (C). Therefore, the visual field of the large range can be acquired in the vertical direction of a liquid crystal panel 510.

[0198]

The gate driver 513 includes the shift register circuit 561, the level-shifter circuit 562, and the output circuit 563. In a gate driver 513, Horizontal Synchronizing signal LS and Vertical Synchronizing signal VS are inputted into a shift register circuit 561, and the sequential transfer of Vertical Synchronizing signal VS is carried out in each stage in a shift register circuit 561 by using Horizontal Synchronizing signal LS as a clock.

[0199]

the 1st by which the output from each stage of a shift register circuit 561 is included in each train in a liquid crystal panel 510 - the m-th pixel, i.e., the 1- -- the m-th gate electrode is supported, respectively. by carrying out a level conversion in the level-shifter circuit 562, the pressure up of the output from each stage of a shift register circuit 561 is carried out to the electrical potential difference which can control the gate of TFT23 which each pixel has, and it carries out low impedance conversion in an output circuit 563. -- having -- the 1- of the level-shifter circuit 562 to the liquid crystal panel 510 -- it is outputted to each m-th gate electrode. The output from this gate driver 513 serves as a scan signal, and ON/OFF of the gate of TFT23 in each pixel of a liquid crystal panel 510 are controlled.

[0200]

TFT23 by which the gate is connected by this to one gate line (gate electrode) 25 chosen by the scan signal is turned on. And the pixel which has TFT23 turned on by sequential selection of the gate line 25 being made for every 1 horizontal-synchronization period moves perpendicularly one by one.

[0201]

In the pixel by which it was chosen by the scan signal and TFT23 was turned on, the potential for a gradation display is given to the pixel capacity 22 with which the pixel was equipped from the source line (source electrode) 24. If the pixel capacity 22 is charged according to the potential and TFT23 becomes off by this, the gradation display in a pixel will be made by potential being held by the pixel capacity 22.

[0202]

As mentioned above, the control means which adjusts gamma correction value in resistance elements R0-R7 according to the adjustment data D2 stored in display memory 515 (reference voltage generating circuit 521). By having the control means (Vcom equalization circuit 517) which adjusts the counterelectrode electrical potential difference C according to the adjustment data D3 stored in display memory 516, and performing each adjustment in Rhine of the arbitration in one frame by these It is possible to amend color change which a brightness property can be changed so that the optimal visual field may be acquired in each viewing angle, and is produced by the difference in a viewing angle.

[0203]

Here, in the gestalt of operation of this invention, explanation is further added about the following point.

[0204]

The angle of visibility of liquid crystal changes with the magnitude of the driver voltage impressed to liquid crystal about the relation between the applied voltage to a counterelectrode, and a visual field. That is, if the electrical potential difference impressed to liquid crystal is changed, whenever [ tilt-angle / of a liquid crystal molecule ] will change, and brightness will be decided by whenever [ tilt-angle ]. Therefore, the include angle which becomes the greatest brightness according to the magnitude of the gradation electrical potential difference to which liquid crystal is impressed changes.

[0205]

For example, when an image is observed moving to down from above [ of a screen ], on the whole, an image is dark at first, but it takes for approaching a transverse plane and becomes bright, and if a certain point is reached, there is a point which looks the clearest. If it passes over this point, it will begin to become dark again. Therefore, the include angle which looks the clearest can be changed by making it to make increase each gradation electrical potential difference or decrease. In addition, it is thought that it is made to increase, or is made to decrease, or as for whether it is made to change how much, respectively, characteristic value is decided according to the class of liquid crystal. Then, in this invention, a display is controlled so that the condition that do not depend in the direction (viewing angle) to see, but it is visible by dividing a counterelectrode into plurality to a gradation electrical potential difference, and controlling them independently becomes homogeneity. He is trying for this to attain expansionization of an angle of visibility.

[0206]

Drawing 29 shows the relation of the brightness (permeability) and viewing angle phi about one pixel of a general liquid crystal panel. For example, when applied voltage of a liquid crystal cell is set to 3V, how (phi= +30 degrees) to have compared, when the direction when withdrawing the pixel concerned compared with the time (phi= 0 degree) of seeing from a transverse plane (phi= -30 degree) looked bright and it similarly saw from a transverse plane looks dark.

[0207]

That is, there is fault that the brightness of the direction (the direction of a gate line list) of length (upper and lower sides) of a liquid crystal panel becomes an ununiformity, and this becomes a failure in the case of making big screen liquid crystal with the large viewing angle phi especially. In addition, fault with the same said of the longitudinal direction of a liquid crystal panel is produced.

[0208]

In the case of a big screen display, as shown in drawing 30 (a), the above-mentioned problem becomes remarkable and the angles of visibility from those who see in the upper part of a screen and the lower part will differ. Therefore, as shown in drawing 30 (b), the above-mentioned conventional problem is appropriately solvable with the configuration of a source driver which is [ as for especially this invention ] effective in such a case, and is shown in drawing 30 (c).

[0209]

About multi-domain liquid crystal, this liquid crystal usually consists of a sub-picture element a and a sub-picture element b, as shown in drawing 31. An example of the quantity of light-signal-level property of the pixel which observed this multi-domain liquid crystal from the main viewing angle is shown in

drawing 32 (a) and (b).

[0210]

In drawing 31, although a sub-picture element a is the same property as the former, a sub-picture element b shows the property which shifted only the electrical potential difference of arbitration to the high signal electrical-potential-difference (high driver voltage) side to the sub-picture element a by impressing a low electrical potential difference to a liquid crystal layer using the means of arbitration. In this invention, the quantity of light is controlled so that the condition that do not depend in the direction (viewing angle) regarded as the configuration which can divide and carry out the independent control of the counterelectrode of each sub-picture elements a and b to plurality, but it is visible becomes uniform.

[0211]

In order for the quantity of light in these two sub-picture elements a and b to add the quantity of light of one pixel and to be put together, in each sub-picture elements a and b, the peak which causes a tone reversal phenomenon at a high signal electrical-potential-difference side existed conventionally.

[0212]

On the other hand, in the invention in this application, sub-picture elements a and b add, and in order that the peak of each sub-picture element may negate mutually the property of 1 pixel which was put together, it serves as a smooth curve which carries out monotone reduction. The tone reversal phenomenon observed conventionally is lost by this. Moreover, compared with the former, as for a 1-pixel quantity of light-signal-level curve, an inclination becomes loose. Therefore, a quantity of light-signal-level curve is shifted to a low signal-level (low driver voltage) side by leaning a look in the main viewing-angle direction. Since the shift amount of this electrical potential difference is not different from the conventional configuration, when indicating by gradation, the quantity of light difference between each level of this invention becomes homogeneity compared with the quantity of light difference between each level of the conventional configuration. The black-crushing phenomenon observed conventionally is eased by this, and the display engine performance is improved.

[0213]

When displaying a static image rather than making image data always transmit through a controller and displaying with a liquid crystal display, about the static-image data and the character-indicative data which display memory 515,516 stores, for example, the image data for one frame is once stored in the display memory, it is changing [access it for it and ], carrying out and outputting this image data, and the still picture is displayed. Moreover, a character display (character beforehand stored in memory) is treated similarly.

[0214]

Next, a "gamma correction value" and relevance with a "visual field" are explained.

As mentioned above, the angle of visibility of liquid crystal changes with the magnitude of the applied voltage impressed to liquid crystal (if the electrical potential difference impressed to liquid crystal is changed, whenever [tilt-angle./ of a liquid crystal molecule ] will change, and brightness will be decided by whenever [tilt-angle ]). That is, the include angle which becomes the greatest brightness according to the magnitude of the driver voltage to which liquid crystal is impressed changes.

[0215]

Drawing 33 (a) and (b) are drawings in which the case where angle-of-visibility distribution is adjusted to a mutually different predetermined condition in a liquid crystal display is shown, and drawing 34 shows an example of the angle-of-visibility distribution expressed by the wide-field-of-view angle drive circuit according to the operation gestalt of this invention.

[0216]

For example, if distribution of a gradation electrical potential difference is adjusted appropriately and it is made to have angle-of-visibility distribution like drawing 33 (a), it sees from the screen bottom (ellipse section), and a screen looks clear. Moreover, if it adjusts like drawing 33 (b), it sees from the screen bottom (ellipse section), and a screen looks clear. Therefore, it has the angle of visibility which is

mutually different.

[0217]

In such a configuration, when a right pair is carried out to a liquid crystal panel, it takes for making from the upper part of a panel to moving the location of an eye caudad, and, in the case of a liquid crystal panel which changes and is visible to “\*\*” from “dark”, the property data which have the array of the adjustment data which may change brightness from “\*\*” to the numerical order of the gate line (scan line) 25 gradually to “dark” are set up. Since the gamma value of reference voltage is amended, it restricts, when a right pair is carried out to a liquid crystal panel, and the brightness of the lengthwise direction of a liquid crystal panel equalizes, and it is visible with the adjustment data read from nonvolatile memory to the numerical order of the gate line 25.

[0218]

Moreover, the brightness of the lengthwise direction of a liquid crystal panel can be equalized and seen by taking for moving the location of an eye to the upper part from the lower part of a liquid crystal panel conversely, and setting up the property data which have the array of the adjustment data which may change brightness from “dark” to the numerical order of the gate line 25 gradually to “\*\*” in the case of a liquid crystal panel which changes and is visible to “dark” from “\*\*”.

[0219]

Next, the example of Rhine which should change the gamma correction value for acquiring the “optimal visual field”, and its correction value is explained.

[0220]

Nonvolatile memory (display memory 515,516) stores two or more above-mentioned property data with which types differ, and each property data consists of much unit data with which the address was given to the numerical order (or the order of the pilot number) of the gate line 25, and it is equivalent to the gestalt of implementation of invention of each of the unit data, the adjustment data D2 of a publication, or D3. According to this nonvolatile memory, one property data is chosen according to a control signal, and one unit data in selected property data (adjustment data) is read according to said signal, for example. D3 expresses the read basic setting data to the sign D2 listed, and expresses the data which is changed.

[0221]

gamma amendment equalization circuit 531 in the reference voltage generating circuit 521 adjusts reference voltage based on the adjustment data D2 read from nonvolatile memory. Moreover, the Vcom controller 553 in the Vcom equalization circuit 517 adjusts Vcom reference voltage based on the adjustment data D3 read from nonvolatile memory.

[0222]

Therefore, nonvolatile memory is equivalent to a maintenance means to hold the basic setting data for every number of the gate line 25, or pilot number, and accommodation data adjust gamma value degree accommodation of reference voltage, and the reference voltage level of a counterelectrode (common electrode). In such a configuration, each property data stored in nonvolatile memory is set up based on the relation between a liquid crystal panel and an eye line (look).

[0223]

For example, property [ of having the array of the adjustment data to which brightness may be gradually changed from “\*\*” to “dark” at the numerical order of the gate line 25 in the case of a liquid crystal panel which changes to “\*\*” from “dark” and appears as it consists of the upper part of a panel caudad, when a right pair is carried out to a liquid crystal panel ] data are set up. When this property data is chosen, since the gamma value of reference voltage and the reference voltage level of a counterelectrode (common electrode) are amended, it restricts, when a right pair is carried out to a liquid crystal panel, and the brightness of the lengthwise direction of a liquid crystal panel equalizes, and it is visible with the adjustment data read from nonvolatile memory to the numerical order of the gate line 25.

[0224]

Moreover, in the case of a liquid crystal panel which changes and is visible to "dark" from "/\*" as it becomes the upper part from the lower part of a panel similarly, the property data which have the array of the adjustment data which may change brightness from "dark" to the numerical order of the gate line 25 gradually to "/\*" are set up. When this property data is chosen, since the gamma value of reference voltage and the reference voltage level of a counterelectrode (common electrode) are amended, it restricts, when a right pair is carried out to a liquid crystal panel, and the brightness of the lengthwise direction of a liquid crystal panel equalizes, and it is visible with the adjustment data read from nonvolatile memory to the numerical order of the gate line 25.

[0225]

Moreover, with the gestalt of operation of this invention, since the gamma property that only predetermined Rhine differs can be given by what the gamma property is changed for about the upper gate line 25 and the lower gate line 25 in one frame, respectively (drawing 24), a display property is changeable so that an angle of visibility may become the optimal visual field.

[0226]

Next, the reason for changing gamma amendment every 1-M gate lines 25 is explained.

[0227]

As mentioned above, the angle of visibility of liquid crystal changes with the magnitude of the driver voltage impressed to liquid crystal. Therefore, in one display, if distribution of a gradation electrical potential difference is adjusted, as shown in drawing 33 (a) or drawing 3333 (b), it can be set as a display condition with a mutually different angle of visibility.

[0228]

Moreover, it is thought by adjusting gamma characteristics in the up-and-down gate line 25 that an up-and-down angle of visibility is applied, and the eyes of human being who looks at the whole screen become large as it has the average properties (equalization in dispersion absorption and the vertical direction of a panel property of the direction etc.) of light and is shown in drawing 34.

[0229]

The difference in the angle-of-visibility property which looks at from people and is produced between the screen upper part and the lower part like drawing 35 which shows the conventional technique, and drawing 36 becomes so remarkable that it becomes a big screen, and it becomes impossible moreover, to disregard it.

[0230]

In this case, with the conventional technique, since the applied voltage to a liquid crystal panel is created based on the electrical potential difference (fixed electrical potential difference) divided in the source driver in the resistance dividing network as shown in drawing 36, gamma characteristics are fixed to the property of drawing 37. For this reason, in order to change gamma characteristics, it is necessary to make and change a source driver newly.

[0231]

On the other hand, with the configuration of the gestalt of operation of this invention, since the applied voltage to a liquid crystal panel is created based on the electrical potential difference (electrical potential difference which can be adjusted suitably) beforehand adjusted in the source driver in gamma amendment equalization circuit as shown in drawing 38 (a) and (b), gamma characteristics can be adjusted suitably.

[0232]

As mentioned above, the liquid crystal display of the gestalt of this operation is the thing equipped with the homogeneity display technique by counterelectrode division, and gamma adjustment technique by nonvolatile memory built-in, as shown in drawing 39.

[0233]

Next, the example of a configuration of display memory 515,516 is shown.

Although especially display memory is not restricted, as shown in drawing 40, it can be considered as

the configuration which equipped the lengthwise direction (the direction of Y) with the memory array which becomes L lines and a longitudinal direction (the direction of X) from an m train xK bit memory cell. Furthermore, it can consider as the configuration which consists of Y address generation circuit which was prepared around display memory, and which generates Y address which is not illustrated, a Y decoder which outputs the decoding signal of one line based on the address data outputted from this Y address generation circuit, and an X decoder which outputs a 1 train xK bit decoding signal based on a control signal (nbit).

[0234]

This display memory initializes beforehand in accordance with the property of a liquid crystal panel (writing). About the written-in address data, for example, Y address generation circuit carries out sequential count-up synchronizing with Horizontal Synchronizing signal H, and Y decoder chooses one of L lines based on the address data outputted from Y address generation circuit.

[0235]

On the other hand, X decoder chooses the 1 train xK bit decoding signal of the m trains synchronizing with Horizontal Synchronizing signal H based on a control signal (signal of nbit). K-bit selected data are outputted as adjustment data D2, and are inputted into the reference voltage generating circuit 521. The easy timing chart about the above actuation is shown in drawing 41.

[0236]

In addition, although drawing 40 and drawing 41 show the example which outputs the adjustment data D2 every 1 gate line 25, of course, the adjustment data D2 may be changed every two or more gates line 25. In that case, if a predetermined multiaddress inputs with an address counter, it can constitute from a known technique that what is necessary is just to set up so that the address of memory may count up.

[0237]

as mentioned above, the liquid crystal display of this invention does not have oriented structure — optical — and — structural — etc. — with the substrate of the pair of a direction. Have the liquid crystal layer pinched between the common electrode substrates of this pair, and a pixel is arranged in the direction of a row and column. The direction of orientation of the liquid crystal molecule of said liquid crystal layer is macroscopically distributed mostly in all the directions by same probability about substrate side inboard. it is characterized by using the multi-domain liquid crystal device which shows the twist angle of about 1 law about a direction perpendicular to a substrate, and having the control means which controls the electrical potential difference of said common electrode substrate according to the brightness property of said multi-domain liquid crystal and viewing-angle direction.

[0238]

the drive approach of the liquid crystal display of this invention does not have oriented structure — optical — and — structural — etc. — with the substrate of the pair of a direction. Have the liquid crystal layer pinched between the common electrode substrates of this pair, and a pixel is arranged in the direction of a row and column. The direction of orientation of the liquid crystal molecule of said liquid crystal layer is macroscopically distributed mostly in all the directions by same probability about substrate side inboard. it is the drive approach of the liquid crystal display which used the multi-domain liquid crystal device which shows the twist angle of about 1 law about a direction perpendicular to a substrate, and is characterized by controlling the electrical potential difference of said common electrode substrate according to the brightness property of said multi-domain liquid crystal and viewing-angle direction.

[0239]

[Effect of the Invention]

As mentioned above, the liquid crystal display of this invention has two or more scanning lines and two or more signal lines prepared so that these scanning lines might be intersected. The pixel capacity corresponding to each intersection of these both lines which has a pixel electrode, a common electrode, and a liquid crystal layer for every pixel is formed. The liquid crystal molecule of said liquid crystal layer

While the direction of orientation is random and supplies common electrode voltage to said common electrode in the liquid crystal display in which an almost fixed twist angle is shown in a direction perpendicular to the substrate which pinches a liquid crystal layer as the whole liquid crystal panel It is characterized by having a common electrode voltage supply means by which this common electrode voltage can be adjusted.

[0240]

Moreover, the drive approach of the liquid crystal display of this invention has two or more scanning lines and two or more signal lines prepared so that these scanning lines might be intersected. The pixel capacity corresponding to each intersection of these both lines which has a pixel electrode, a common electrode, and a liquid crystal layer for every pixel is formed. The liquid crystal molecule of said liquid crystal layer As the whole liquid crystal panel, it is random, and in the drive approach of a liquid crystal display which shows an almost fixed twist angle in a direction perpendicular to the substrate which pinches a liquid crystal layer, the direction of orientation supplies common electrode voltage to said common electrode, and is characterized by adjusting the common electrode voltage of a parenthesis.

[0241]

According to the above-mentioned configuration, by adjusting suitably the common electrode voltage supplied to a common electrode, adjustment of the brightness of a pixel and color change of a pixel can be amended so that the angle of visibility from the location of the arbitration to the display screen may turn into a wide-field-of-view angle. Thereby, a wide-field-of-view angle display is attained appropriately.

[0242]

Moreover, as mentioned above, since adjustment of the brightness of a pixel and amendment of color change of a pixel are performed by adjusting the common electrode voltage supplied to a common electrode, it is unnecessary to complicate a TFT production process or to make and change a drive circuit. Therefore, a highly efficient liquid crystal display can be obtained with the configuration of low cost. Furthermore, since color change by the viewing angle can be easily amended according to the property of a liquid crystal ingredient or a liquid crystal display, it can respond also to the various liquid crystal displays with which properties differ.

[0243]

In the above-mentioned liquid crystal display, said common electrode of each pixel can be distributed to two or more groups, and said common electrode voltage supply means is good for said every group also considering common electrode voltage as a configuration which can be adjusted independently.

[0244]

Moreover, the drive approach of the above-mentioned liquid crystal display is good also as a configuration which distributes said common electrode of each pixel to two or more groups, and adjusts said common electrode voltage independently for every groups of these.

[0245]

According to the above-mentioned configuration, the angle of visibility in the location which looks at the screen for example, in the vertical direction can be appropriately adjusted by adjusting common electrode voltage for a common electrode for every group part opium poppy and group as mentioned above to the liquid crystal display of the property that angles of visibility differ, with the location which looks at the screen in the vertical direction, for example.

[0246]

The above-mentioned liquid crystal display is good also as a configuration equipped with a reference voltage generation means by which this reference voltage can be adjusted while it generates the reference voltage of two or more level for a status signal gradation display supplied to the scanning-line driving means which drives said scanning line, and said scanning-line driving means.

[0247]

Moreover, the drive approach of the above-mentioned liquid crystal display is good also as a

configuration which generates the reference voltage of two or more level for a status signal gradation display, and adjusts the reference voltage of a parenthesis.

[0248]

Since the reference voltage of two or more level for a status signal gradation display is generated and he is trying to adjust the reference voltage of a parenthesis according to the above-mentioned configuration, this circuit can be simplified by rationalization and share-izing of the circuit for a gradation display to the configuration which generates many gradation electrical potential differences with much resistance elements and switches.

[Brief Description of the Drawings]

[Drawing 1] With the circuit diagram showing the configuration of the liquid crystal panel of the TFT method in one gestalt of operation of this invention

It is.

[Drawing 2] It is the block diagram showing the configuration of the liquid crystal display equipped with the liquid crystal panel shown in drawing 1.

[Drawing 3] It is the circuit diagram shown except for the driver of the liquid crystal panel shown in drawing 1.

[Drawing 4] It is the wave form chart showing a general example of a liquid crystal drive wave.

[Drawing 5] It is other examples of a liquid crystal drive wave shown in drawing 4, and is impressed by the liquid crystal layer, rather than the case of drawing 4.

It is a wave form chart when the electrical potential difference carried out is low.

[Drawing 6] The configuration of the source driver section with which the source driver of the liquid crystal display shown in drawing 2 is equipped.

It is a \*\*\*\*\* block diagram.

[Drawing 7] It is the block diagram of an outline showing the configuration of the Vcom equalization circuit shown in drawing 1.

[Drawing 8] The explanatory view in the case of drawing 8 (a), showing actuation of the constant current source in the Vcom equalization circuit shown in drawing 7, and obtaining output voltage higher than this reference voltage, and drawing 8 (b) are the explanatory views in the case of obtaining output voltage lower than this reference voltage.

[Drawing 9] It is the circuit diagram showing the configuration of the constant current source shown in drawing 7.

[Drawing 10] It is the wave form chart showing an example of a liquid crystal drive wave in the liquid crystal display shown in drawing 2.

[Drawing 11] It is other examples of a liquid crystal drive wave shown in drawing 10, and is a wave form chart when the electrical potential difference impressed to a liquid crystal layer is lower than the case of drawing 10.

[Drawing 12] It is the mimetic diagram showing the impression condition of the opposite driver voltage from the Vcom equalization circuit shown in drawing 1 to a liquid crystal panel.

[Drawing 13] It is the mimetic diagram showing the impression condition of the opposite driver voltage in two continuous frames from the Vcom equalization circuit shown in drawing 1 to a liquid crystal panel.

[Drawing 14] It is the circuit diagram showing the configuration of the liquid crystal display component for 1 pixel in a multi-domain liquid crystal panel.

[Drawing 15] It is the circuit diagram showing the configuration at the time of applying the configuration of the liquid crystal panel of drawing 1 to a multi-domain liquid crystal panel.

[Drawing 16] It is the circuit diagram of the liquid crystal panel in which other examples of a configuration of having been shown in drawing 15 are shown.

[Drawing 17] It is the block diagram showing the configuration of the liquid crystal display of the TFT method in other gestalten of operation of this invention.

[Drawing 18] It is the block diagram of an outline showing the configuration of the reference voltage generating circuit shown in drawing 17 .

[Drawing 19] It is the block diagram of an outline showing the configuration of the conventional reference voltage generating circuit in comparison with the thing of drawing 18 .

[Drawing 20] It is the block diagram showing the configuration of gamma amendment equalization circuit shown in drawing 18 .

[Drawing 21] The explanatory view in the case of drawing 21 (a) showing actuation of the constant current source in gamma amendment equalization circuit shown in drawing 20 , and obtaining output voltage higher than reference voltage and drawing 21 (b) are the explanatory views in the case of obtaining output voltage lower than this reference voltage.

[Drawing 22] It is the circuit diagram showing the configuration of the constant current source shown in drawing 20 .

[Drawing 23] It is the graph which shows the relation (gamma amendment property) of the gradation indicative data (digital input) and liquid crystal drive output voltage (analog voltage) in the reference voltage generating circuit shown in drawing 21 .

[Drawing 24] It is the mimetic diagram showing the condition of having applied gamma amendment properties gamma1 and gamma2 shown in drawing 23 to each pixel of a liquid crystal panel.

[Drawing 25] It is the mimetic diagram showing the condition of the liquid crystal panel in two frames followed at the time of applying gamma amendment properties gamma1 and gamma2 shown in drawing 23 to each pixel of a liquid crystal panel.

[Drawing 26] It is the mimetic diagram in which showing other examples of the processing shown in drawing 24 , and showing the condition of having applied three kinds of gamma amendment properties gamma1, gamma2, and gamma3 to each pixel of a liquid crystal panel.

[Drawing 27] It is the mimetic diagram showing the condition of the liquid crystal panel in two continuous frames in the case of using three kinds of gamma amendment properties gamma1, gamma2, and gamma3 shown in drawing 26 .

[Drawing 28] It is the block diagram of an outline showing the configuration of the Vcom equalization circuit shown in drawing 17 .

[Drawing 29] It is the graph which shows the relation of the applied voltage to a liquid crystal cell and the brightness (permeability) in each viewing angle phi in 1 pixel of a liquid crystal panel.

[Drawing 30] Drawing 30 (a) is the block diagram of an outline showing the configuration of a source driver for the explanatory view of the upper part of the liquid crystal panel which becomes remarkable in a big screen display differing in an angle of visibility from the lower part, the explanatory view showing the liquid crystal display of this invention with which drawing 30 (b) canceled the condition of drawing 30 (a), and drawing 30 (c) to solve the problem of drawing 30 (a).

[Drawing 31] It is the circuit diagram showing the 1-pixel configuration which has two sub-picture elements in a liquid crystal panel.

[Drawing 32] They are the graph which shows the relation between the signal level in the pixel which showed drawing 32 (a) to drawing 31 , and the quantity of light of a pixel, and the graph which drawing 32 (b) expands some range of the quantity of light of a pixel in the graph of drawing 32 (a), and is shown.

[Drawing 33] Drawing 33 (a) is the explanatory view showing the case where see the explanatory view and drawing 33 (b) which show the case where angle-of-visibility distribution is adjusted to a predetermined condition in a liquid crystal display, and show the case where see from the screen bottom and it is made for a screen to look clear from the screen bottom by this adjustment, and it is made for a screen to look clear.

[Drawing 34] It is the explanatory view showing an example of angle-of-visibility distribution of this invention obtained by adjustment of both angles-of-visibility distribution shown in drawing 33 (a) and (b).

[Drawing 35] In the liquid crystal display of the conventional big screen, it is the explanatory view showing the condition that an angle-of-visibility property changes with differences in the location seen

from the lower part from a top.

[Drawing 36] It is the explanatory view showing the display condition in the liquid crystal panel by the configuration of the conventional source driver and it which create the applied voltage to a liquid crystal panel using as [ \*\*\*\*\* divided in the resistance dividing network ].

[Drawing 37] It is the graph which shows the gamma characteristics fixed by the configuration of drawing 36 .

[Drawing 38] The explanatory view and drawing 38 (b) which show the display condition in the liquid crystal panel by the configuration of the source driver of the gestalt of operation of this invention and it which create the applied voltage to a liquid crystal panel based on the electrical potential difference to which drawing 38 (a) was adjusted beforehand in gamma amendment equalization circuit are the explanatory view showing the condition of impressing the electrical potential difference carried out to a liquid crystal panel gamma amendment in the above-mentioned source driver.

[Drawing 39] In the liquid crystal display of the gestalt of operation of this invention, it is the explanatory view showing having had the homogeneity display technique depended comparatively and gamma adjustment technique by nonvolatile memory built-in by the counterelectrode.

[Drawing 40] It is the explanatory view showing the configuration of the display memory with which the liquid crystal display of the gestalt of operation of this invention is equipped.

[Drawing 41] It is the explanatory view showing the configuration of the display memory with which the liquid crystal display of the gestalt of operation of this invention is equipped. It is the timing chart which shows the actuation of display memory shown in drawing 40 .

[Drawing 42] The explanatory view and drawing 42 (b) which show the direction of orientation of the liquid crystal molecule in the front rear face of a liquid crystal panel drawing 42 (a). The explanatory view and drawing 42 (c) which show the orientation condition of the liquid crystal molecule seen from the top face in a setup of drawing 42 (a). The explanatory view and drawing 42 (d) which show the orientation condition of the liquid crystal molecule seen from the longitudinal direction in a setup of drawing 42 (a). drawing 42 (a) are the explanatory view showing the orientation condition of the liquid crystal molecule seen from the upper and lower sides in a setup of drawing 42 (a).

[Drawing 43] In a setup of drawing 42 (a), it is the graph which shows the relations of the applied voltage to liquid crystal and the brightness at the time of a transverse plane and seeing a liquid crystal panel from the upper and lower sides.

#### [Description of Notations]

1,501 Liquid crystal display

2,102 202,512 Source driver (signal-line driving means)

3,103 513 Gate driver (scanning-line driving means)

4 Controller

5 Liquid Crystal Drive Power Source

7,107a, 107b Counterelectrode

8,510 Liquid crystal panel

11 Source Driver Section

12 Gate Driver Section

21 Pixel Electrode

22 Pixel Capacity

23 TFT

24 Source Line (Signal Line)

25 Gate Line (Scanning Line)

26,126,226,517 Vcom equalization circuit (common electrode voltage supply means)

51 52,534,535 Constant current source

53,536,552 Buffer amplifier

108 Multi-Domain Liquid Crystal Panel

515,516 Display memory (amendment information storage means)

521 Reference Voltage Generating Circuit (Reference Voltage Generation Means)

531 Gamma Amendment Equalization Circuit

553 Vcom Controller

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] With the circuit diagram showing the configuration of the liquid crystal panel of the TFT and a method in one gestalt of operation of this invention. It is a block diagram of the liquid crystal panel.

[Drawing 2] It is the block diagram showing the configuration of the liquid crystal display equipped with the liquid crystal panel shown in drawing 1.

[Drawing 3] It is the circuit diagram shown except for the driver of the liquid crystal panel shown in drawing 1.

[Drawing 4] It is the wave form chart showing a general example of a liquid crystal drive wave.

[Drawing 5] It is other examples of a liquid crystal drive wave shown in drawing 4, and is impressed by the liquid crystal layer rather than the case of drawing 4.

It is a wave form chart when the electrical potential difference carried out is low.

[Drawing 6] The configuration of the source driver section with which the source driver of the liquid crystal display shown in drawing 2 is equipped

It is a \*\*\*\*\* block diagram.

[Drawing 7] It is the block diagram of an outline showing the configuration of the Vcom equalization circuit shown in drawing 1.

[Drawing 8] The explanatory view in the case of drawing 8 (a) showing actuation of the constant current source in the Vcom equalization circuit shown in drawing 7, and obtaining output voltage higher than reference voltage and drawing 8 (b) are the explanatory views in the case of obtaining output voltage lower than this reference voltage.

[Drawing 9] It is the circuit diagram showing the configuration of the constant current source shown in drawing 7.

[Drawing 10] It is the wave form chart showing an example of a liquid crystal drive wave in the liquid crystal display shown in drawing 2.

[Drawing 11] It is other examples of a liquid crystal drive wave shown in drawing 10, and is a wave form chart when the electrical potential difference impressed to a liquid crystal layer is lower than the case of drawing 10.

[Drawing 12] It is the mimetic diagram showing the impression condition of the opposite driver voltage from the Vcom equalization circuit shown in drawing 1 to a liquid crystal panel.

[Drawing 13] It is the mimetic diagram showing the impression condition of the opposite driver voltage in two continuous frames from the Vcom equalization circuit shown in drawing 1 to a liquid crystal panel.

[Drawing 14] It is the circuit diagram showing the configuration of the liquid crystal display component for 1 pixel in a multi-domain liquid crystal panel.

[Drawing 15] It is the circuit diagram showing the configuration at the time of applying the configuration of the liquid crystal panel of drawing 1 to a multi-domain liquid crystal panel.

[Drawing 16] It is the circuit diagram of the liquid crystal panel in which other examples of a configuration of having been shown in drawing 15 are shown.

[Drawing 17] It is the block diagram showing the configuration of the liquid crystal display of the TFT method in other gestalten of operation of this invention.

[Drawing 18] It is the block diagram of an outline showing the configuration of the reference voltage generating circuit shown in drawing 17.

[Drawing 19] It is the block diagram of an outline showing the configuration of the conventional reference voltage generating circuit in comparison with the thing of drawing 18.

[Drawing 20] It is the block diagram showing the configuration of gamma amendment equalization circuit shown in drawing 18.

[Drawing 21] The explanatory view in the case of drawing 21 (a) showing actuation of the constant current source in gamma amendment equalization circuit shown in drawing 20, and obtaining output voltage higher than reference voltage and drawing 21 (b) are the explanatory views in the case of drawing 20 obtaining output voltage lower than this reference voltage.

[Drawing 22] It is the circuit diagram showing the configuration of the constant current source shown in drawing 20.

[Drawing 23] It is the graph which shows the relation (gamma amendment property) of the gradation indicative data (digital input) and liquid crystal drive output voltage (analog voltage) in the reference voltage generating circuit shown in drawing 21.

[Drawing 24] It is the mimetic diagram showing the condition of having applied gamma amendment properties gamma1 and gamma2 shown in drawing 23 to each pixel of a liquid crystal panel.

[Drawing 25] It is the mimetic diagram showing the condition of the liquid crystal panel in two frames followed at the time of applying gamma amendment properties gamma1 and gamma2 shown in drawing 23 to each pixel of a liquid crystal panel.

[Drawing 26] It is the mimetic diagram in which showing other examples of the processing shown in drawing 24, and showing the condition of having applied three kinds of gamma amendment properties gamma1, gamma2, and gamma3 to each pixel of a liquid crystal panel.

[Drawing 27] It is the mimetic diagram showing the condition of the liquid crystal panel in two continuous frames in the case of using three kinds of gamma amendment properties gamma1, gamma2, and gamma3 shown in drawing 26.

[Drawing 28] It is the block diagram of an outline showing the configuration of the Vcom equalization circuit shown in drawing 17.

[Drawing 29] It is the graph which shows the relation of the applied voltage to a liquid crystal cell and the brightness (permeability) in each viewing angle phi in 1 pixel of a liquid crystal panel.

[Drawing 30] Drawing 30 (a) is the block diagram of an outline showing the configuration of a source driver for the explanatory view of the upper part of the liquid crystal panel which becomes remarkable in a big screen display differing in an angle of visibility from the lower part, the explanatory view showing the liquid crystal display of this invention with which drawing 30 (b) canceled the condition of drawing 30 (a), and drawing 30 (c) to solve the problem of drawing 30 (a).

[Drawing 31] It is the circuit diagram showing the 1-pixel configuration which has two sub-picture elements in a liquid crystal panel.

[Drawing 32] They are the graph which shows the relation between the signal level in the pixel which showed drawing 32 (a) to drawing 31, and the quantity of light of a pixel, and the graph which drawing 32 (b) expands some range of the quantity of light of a pixel in the graph of drawing 32 (a), and is shown.

[Drawing 33] Drawing 33 (a) is the explanatory view showing the case where see the explanatory view and drawing 33 (b) which show the case where angle-of-visibility distribution is adjusted to a predetermined condition in a liquid crystal display, and show the case where see from the screen bottom and it is made for a screen to look clear from the screen bottom by this adjustment, and it is made for a screen to look clear.

[Drawing 34] It is the explanatory view showing an example of angle-of-visibility distribution of this invention obtained by adjustment of both angles-of-visibility distribution shown in drawing 33 (a) and (b).

[Drawing 35] In the liquid crystal display of the conventional big screen, it is the explanatory view showing the condition that an angle-of-visibility property changes with differences in the location seen from the lower part from a top.

[Drawing 36] It is the explanatory view showing the display condition in the liquid crystal panel by the configuration of the conventional source driver and it which create the applied voltage to a liquid crystal panel using as [ \*\*\*\*\* divided in the resistance dividing network ].

[Drawing 37] It is the graph which shows the gamma characteristics fixed by the configuration of drawing 36.

[Drawing 38] The explanatory view and drawing 38 (b) which show the display condition in the liquid crystal panel by the configuration of the source driver of the gestalt of operation of this invention, and it which create the applied voltage to a liquid crystal panel based on the electrical potential difference to which drawing 38 (a) was adjusted beforehand in gamma amendment equalization circuit are the explanatory view showing the condition of impressing the electrical potential difference carried out to a liquid crystal panel gamma amendment in the above-mentioned source driver.

[Drawing 39] In the liquid crystal display of the gestalt of operation of this invention, it is the explanatory view showing having had the homogeneity display technique depended comparatively and gamma adjustment technique by nonvolatile memory built-in by the counterelectrode or the by nonvolatile memory by

[Drawing 40] It is the explanatory view showing the configuration of the display memory with which the structure liquid crystal display of the gestalt of operation of this invention is equipped.

[Drawing 41] It is the explanatory view showing the configuration of the display memory with which the liquid crystal display of the gestalt of operation of this invention is equipped. It is the timing chart which shows the actuation of display memory shown in drawing 40.

[Drawing 42] The explanatory view and drawing 42 (b) which show the direction of orientation of the liquid crystal molecule in the front rear face of a liquid crystal panel drawing 42 (a) The explanatory view and drawing 42 (c) which show the orientation condition of the liquid crystal molecule seen from the top face in a setup of drawing 42 (a) The explanatory view and drawing 42 (d) which show the orientation condition of the liquid crystal molecule seen from the longitudinal direction in a setup of drawing 42 (a) are the explanatory view showing the orientation condition of the liquid crystal molecule seen from the upper and lower sides in a setup of drawing 42 (a).

[Drawing 43] In a setup of drawing 42 (a), it is the graph which shows the relation of the applied voltage to liquid crystal and the brightness at the time of a transverse plane and seeing a liquid crystal panel from the upper and lower sides.

[Description of Notations]

1,501 Liquid crystal display

2,102 202,512 Source driver

---

[Translation done.]

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-191581

(P2004-191581A)

(43) 公開日 平成16年7月8日(2004.7.8)

(51) Int.Cl. <sup>7</sup>	F 1	テーマコード(参考)
GO9G 3/36	GO9G 3/36	2H090
GO2F 1/133	GO2F 1/133 550	2H093
GO2F 1/1337	GO2F 1/1337	5C006
GO9G 3/20	GO9G 3/20 611Z	5C080
	GO9G 3/20 612E	

審査請求 未請求 請求項の数 20 O L (全 42 頁) 最終頁に統く

(21) 出願番号	特願2002-358429 (P2002-358429)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成14年12月10日 (2002.12.10)	(74) 代理人	100080034 弁理士 原 謙三
		(74) 代理人	100113701 弁理士 木島 隆一
		(74) 代理人	100116241 弁理士 金子 一郎
		(72) 発明者	小川 露規 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	田中 茂樹 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

最終頁に統く

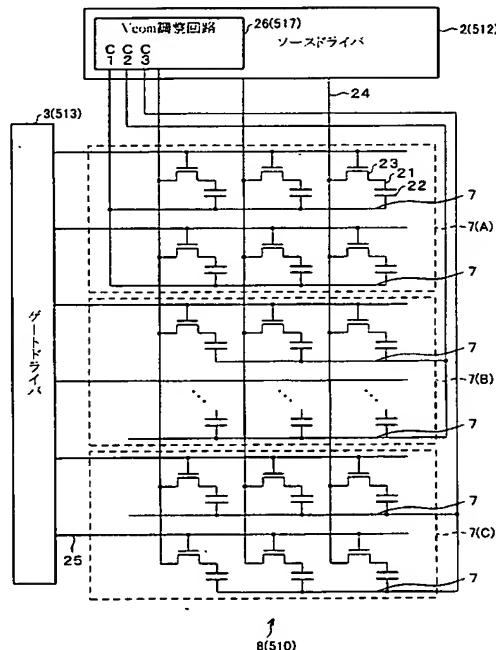
(54) 【発明の名称】 液晶表示装置およびその駆動方法

## (57) 【要約】

【課題】適切に広視野角表示ができるようにする。

【解決手段】液晶表示装置は、複数のゲートライン25、およびこれらゲートライン25と交差するように設けられた複数のソースライン24を有し、これら両線の各交差部に対応した画素毎に、画素電極21と対向電極(共通電極)7と液晶層とを有する画素容量22が形成される。液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す。この液晶表示装置において、対向電極(共通電極)7に共通電極電圧を供給するとともに、この共通電極電圧を調整可能なVcom調整回路26を備えている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共に共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置において、

前記共通電極に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な共通電極電圧供給手段を備えていることを特徴とする液晶表示装置。

## 【請求項 2】

10

各画素の前記共通電極は複数のグループに振り分けられ、

前記共通電極電圧供給手段は、共通電極電圧を前記グループごとに独立に調整可能であることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 3】

前記画素容量として画素毎に少なくとも第 1 の画素容量と第 2 の画素容量とが設けられ、前記共通電極電圧調整手段は、第 1 の画素容量に対応した共通電極へ供給する共通電極電圧と第 2 の画素容量に対応した共通電極へ供給する共通電極電圧とを独立に調整可能であることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 4】

20

第 2 画素容量に対応した共通電極は複数のグループに振り分けられ、

前記共通電極電圧供給手段は、第 1 画素容量に対応した共通電極に各画素で共通の対向電極電圧を供給する一方、第 2 画素容量に対応した共通電極に供給する共通電極電圧を前記グループごとに独立に調整可能であることを特徴とする請求項 3 に記載の液晶表示装置。

## 【請求項 5】

第 1 画素容量に対応した共通電極および第 2 画素容量に対応した共通電極はそれぞれ複数のグループに振り分けられ、

前記共通電極電圧供給手段は、第 1 画素容量に対応した共通電極に供給する共通電極電圧および第 2 画素容量に対応した共通電極に供給する共通電極電圧をそれぞれ前記グループごとに独立に調整可能であることを特徴とする請求項 4 に記載の液晶表示装置。

## 【請求項 6】

30

前記グループ分けは、1 を含む  $n$  走査線 ( $n$  は正の整数) ごとに行われていることを特徴とする請求項 2、4 または 5 の何れか 1 項に記載の液晶表示装置。

## 【請求項 7】

前記共通電極電圧供給手段は、前記走査線の並び方向における一方側の走査線に対応したグループに供給する共通電極電圧を基準共通電極電圧とし、前記走査線の並び方向における他方側の走査線に対応したグループには前記基準共通電極電圧とは異なる値の共通電極電圧を供給することを特徴とする請求項 6 に記載の液晶表示装置。

## 【請求項 8】

40

前記共通電極電圧供給手段は、前記走査線の並び方向における中央部の走査線に対応した第 1 のグループに供給する共通電極電圧を基準共通電極電圧とし、前記走査線の並び方向における、一端側の走査線に対応する第 2 のグループには前記基準共通電極電圧よりも高い共通電極電圧を供給し、他端側の走査線に対応する第 3 のグループには前記基準共通電極電圧よりも低い共通電極電圧を供給することを特徴とする請求項 6 に記載の液晶表示装置。

## 【請求項 9】

前記信号線に表示信号電圧を供給する信号線駆動手段を備え、

前記共通電極電圧供給手段は前記信号線駆動手段に内蔵されていることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 10】

前記共通電極電圧供給手段は、前記走査線の並び方向における一端側から中央側に向かっ

50

て、画素の輝度が暗または明のうちの一方向へ漸次変化していくように、前記グループへ供給する共通電極電圧を調整することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 1】

前記共通電極電圧供給手段は、共通電極電圧の調整量を入力操作可能な入力操作手段を備えていることを特徴とする請求項 1 から 9 の何れか 1 項に記載の液晶表示装置。

【請求項 1 2】

前記走査線を駆動する走査線駆動手段と、

前記走査線駆動手段に供給する、表示信号階調表示用の複数レベルの基準電圧を生成するとともに、この基準電圧を調整可能な基準電圧生成手段とを備えていることを特徴とする請求項 1 から 1 1 の何れか 1 項に記載の液晶表示装置。 10

【請求項 1 3】

前記基準電圧生成手段は、前記走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整することを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記基準電圧の調整量を記憶する補正情報記憶手段を備え、

前記基準電圧生成手段は、前記補正情報記憶手段に記憶された調整量に基づいて、前記基準電圧の調整動作を行うことを特徴とする請求項 1 2 に記載の液晶表示装置。 20

【請求項 1 5】

前記基準電圧生成手段は、走査線の並び方向における一方側の画素の並びと他方側の画素の並びとに異なるガンマ特性が得られるように、前記基準電圧を調整することを特徴とする請求項 1 3 に記載の液晶表示装置。 20

【請求項 1 6】

前記基準電圧生成手段は、走査線の並び方向における一方側である第 1 の画素の並びと他方側である第 2 の画素の並びとこれら両者の間である第 3 の画素の並びにとにそれぞれ異なるガンマ特性が得られ、かつ第 3 の画素の並びのガンマ特性が第 1 の画素の並びのガンマ特性と第 2 の画素の並びのガンマ特性との間の特性となるように、前記基準電圧を調整することを特徴とする請求項 1 3 に記載の液晶表示装置。 30

【請求項 1 7】

複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置の駆動方法において、

前記共通電極に共通電極電圧を供給し、かつこの共通電極電圧を調整することを特徴とする液晶表示装置の駆動方法。 30

【請求項 1 8】

各画素の前記共通電極を複数のグループに振り分け、前記共通電極電圧をそれらグループごとに独立に調整することを特徴とする請求項 1 7 に記載の液晶表示装置の駆動方法。 40

【請求項 1 9】

表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整することを特徴とする請求項 1 7 または 1 8 に記載の液晶表示装置の駆動方法。

【請求項 2 0】

走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整することを特徴とする請求項 1 9 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、液晶表示装置およびその駆動方法に関し、特に視野角の拡大を図った構成に関するものである。

【0002】

【従来の技術】

液晶ディスプレイ（LCD）はコンパクト性、低消費電力性等の特長によって需要が拡大しつつある。また、LCDは機能的にも大画面化、高精細化、多階調化に向け商品開発が進められている。

【0003】

しかしながら、LCDはCRT等に比べて視野角、特に上下方向の視野角が狭い点が技術的課題となっている。この課題について以下に説明する。

10

【0004】

例えば、現在、OA（Office Automation）用として多用されているノーマリーホワイトの透過型TN（ツイストネマティック）方式のLCDでは、液晶に印加する電圧を変えることで輝度を制御している。即ち、液晶は偏光軸が直交するように配された2枚の偏光板に挟まれており、この液晶に印加する電圧を変えることで液晶分子の配向状態を変え、これにより、入射側の偏光板で直線偏光された光を楕円偏光させ、出射側の偏光軸方向の光のみを透過させることで輝度を制御している。

【0005】

また、OA用のLCDでは、薄膜トランジスタ（TFT）側とカラーフィルタ（CF）側とでそれぞれ図42（a）に示すような方向で配向膜にラビング処理が施され、これによってその方向に液晶分子を配向させている。

20

【0006】

液晶は電圧を印加していないと、液晶分子が寝た状態（横になった状態）で捻れて配向する一方、電圧を印加すると液晶分子が縦方向に配向してくる。また、液晶分子は長軸方向と短軸方向とで屈折率が異なる。このため、液晶分子が寝た状態では光の伝播面で屈折率の異方性が生じるのに対し、立った状態では等方的になる。したがって、液晶への印加電圧により光の偏光の回転が異なる。この偏光の回転量は液晶分子の屈折率異方性（長軸方向の屈折率－短軸方向の屈折率）と液晶セルのギャップの積（リターデーション）で規定される。

【0007】

液晶分子を図42（a）の方向に配向させると、図42（b）に示すように、液晶分子は捻れた状態の配向となるため、リターデーションの異方性が現れる。この場合、図42（c）に示すように、左右方向は比較的対称な配向であるため、視野角も比較的広くなる。これに対し、図42（d）に示すように、上下方向は液晶分子の配向の非対称性が著しいため、視野角が狭くなる。即ち、液晶分子は、上側からみると横になった状態に見え、下側からみると立った状態に見える。その結果、上視野（ $\theta < 0^\circ$ ）からは黒レベルの浮き出しが顕著となり、下視野（ $\theta > 0^\circ$ ）からは、図43に示すように、階調逆転が問題となる。この問題は、中間調が多用されるフルカラーのLCDにおいて特に顕著となる。

30

【0008】

従来のLCDでの広視野角化は、TFTの形成工程および液晶パネルの製造工程の管理にさらなる注意を要し、かつ製造工程が複雑となり、結果的に歩留りの低下ひいてはコストの増大をもたらすという欠点がある。

40

【0009】

この問題を解決する方法として、特開平6-194655号公報には、ラビング処理や配向膜を不要とする液晶表示装置の製造方法が開示されている。

【0010】

この製造方法においては、セルの全面に亘って各々の配向方向がランダムかつ微小なミクロドメインの集合であるマルチドメイン液晶を利用し、表示画面全体において均一で視角依存性のない表示が得られるようにしている。

【0011】

50

## 【特許文献1】

特開平6-194655号公報（公開日平成06年07月15日）

## 【0012】

## 【発明が解決しようとする課題】

ところが、上記従来の構成では、マルチドメイン液晶を利用し、表示画面全体において均一で視角依存性のない表示が得られるようにしているものの、マルチドメイン液晶全体においてこのような表示状態が得られる配向を完全に保証するのは困難であるという問題点を有している。

## 【0013】

したがって、本発明は、適切に広視野角表示を可能とする液晶表示装置およびその駆動方法の提供を目的としている。 10

## 【0014】

## 【課題を解決するための手段】

上記の課題を解決するために、本発明の液晶表示装置は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共に共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置において、前記共通電極に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な共通電極電圧供給手段を備えていることを特徴としている。 20

## 【0015】

また、本発明の液晶表示装置の駆動方法は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共に共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置の駆動方法において、前記共通電極に共通電極電圧を供給し、かつこの共通電極電圧を調整することを特徴としている。

## 【0016】

上記の構成によれば、共通電極に供給する共通電極電圧を適宜調整することにより、表示画面に対する任意の位置からの視野角が広視野角となるように、画素の輝度の調整や画素の色変化の補正を行うことができる。これにより、適切に広視野角表示が可能となる。 30

## 【0017】

また、上記のように、画素の輝度の調整や画素の色変化の補正は、共通電極に供給する共通電極電圧を調整することにより行っているので、TFT製造工程を複雑にすること、あるいは駆動回路を作り変えることが不要である。したがって、低コストの構成にて高機能の液晶表示装置を得ることができ。さらに、液晶材料や液晶表示装置の特性に合わせて視角による色変化の補正を容易に行うことができるので、特性の異なる種々の液晶表示装置にも対応可能である。

## 【0018】

上記の液晶表示装置において、各画素の前記共通電極は複数のグループに振り分けられ、前記共通電極電圧供給手段は、共通電極電圧を前記グループごとに独立に調整可能である構成としてもよい。 40

## 【0019】

また、上記の液晶表示装置の駆動方法は、各画素の前記共通電極を複数のグループに振り分け、前記共通電極電圧をそれらグループごとに独立に調整する構成としてもよい。

## 【0020】

上記の構成によれば、例えば上下方向での画面を見る位置によって視野角が異なるという特性の液晶表示装置に対して、共通電極を上記のようにグループ分けし、グループごとに共通電極電圧を調整することにより、例えば上下方向での画面を見る位置での視野角を適切に調整することができる。 50

## 【0021】

上記の液晶表示装置は、前記画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられ、前記共通電極電圧調整手段は、第1の画素容量に対応した共通電極へ供給する共通電極電圧と第2の画素容量に対応した共通電極へ供給する共通電極電圧とを独立に調整可能である構成としてもよい。

## 【0022】

画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられているマルチドメイン液晶表示装置に対して、適切な共通電極電圧の調整が可能となる。

## 【0023】

上記の液晶表示装置において、第2画素容量に対応した共通電極は複数のグループに振り分けられ、前記共通電極電圧供給手段は、第1画素容量に対応した共通電極に各画素で共通の対向電極電圧を供給する一方、第2画素容量に対応した共通電極に供給する共通電極電圧を前記グループごとに独立に調整可能である構成としてもよい。10

## 【0024】

画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられているマルチドメイン液晶表示装置の共通電極に供給する共通電極電圧を簡単な構成にて調整可能である。

## 【0025】

上記の液晶表示装置において、第1画素容量に対応した共通電極および第2画素容量に対応した共通電極はそれぞれ複数のグループに振り分けられ、前記共通電極電圧供給手段は、第1画素容量に対応した共通電極に供給する共通電極電圧および第2画素容量に対応した共通電極に供給する共通電極電圧をそれぞれ前記グループごとに独立に調整可能である構成としてもよい。20

## 【0026】

画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられているマルチドメイン液晶表示装置の共通電極に供給する共通電極電圧についての、即ち画素の表示状態についてのきめ細かな制御が可能となる。

## 【0027】

上記の液晶表示装置において、前記グループ分けは、1を含むn走査線（nは正の整数）ごとに行われている構成としてもよい。

## 【0028】

上記の液晶表示装置において、前記共通電極電圧供給手段は、前記走査線の並び方向における中央部の走査線に対応した第1のグループに供給する共通電極電圧を基準共通電極電圧とし、前記走査線の並び方向における、一端側の走査線に対応する第2のグループには前記基準共通電極電圧よりも高い共通電極電圧を供給し、他端側の走査線に対応する第3のグループには前記基準共通電極電圧よりも低い共通電極電圧を供給する構成としてもよい。

## 【0029】

上記の構成によれば、走査線の並び方向における中央部の走査線に対応した第1のグループ、一端側の走査線に対応する第2のグループ、および他端側の走査線に対応する第3のグループにおいて表示特性が異なる液晶表示装置、例えば画面の上下方向等、走査線の並び方向に分割した3個の領域において表示特性が異なる液晶表示装置に対して、広視野角を得るための適切な調整が可能となる。40

## 【0030】

上記の液晶表示装置は、前記信号線に表示信号電圧を供給する信号線駆動手段を備え、前記共通電極電圧供給手段が前記信号線駆動手段に内蔵されている構成としてもよい。

## 【0031】

上記の液晶表示装置において、前記共通電極電圧供給手段は、前記走査線の並び方向における一端側から中央側に向かって、画素の輝度が暗または明のうちの一方向へ漸次変化していくように、前記グループへ供給する共通電極電圧を調整する構成としてもよい。50

## 【0032】

上記の構成によれば、例えば画面の上下方向等、走査線の並び方向における一端側から中央側に向かって、画素の輝度が暗または明のうちの一方向へ漸次変化していくような特性を有する液晶表示装置に対して、広視野角が得られるように適切に輝度を調整することができる。

## 【0033】

上記の液晶表示装置において、前記共通電極電圧供給手段は、共通電極電圧の調整量を入力操作可能な入力操作手段を備えている構成としてもよい。

## 【0034】

上記の構成によれば、例えば、液晶表示装置に設けられた操作用のつまみ等（入力操作手段）を備えた構成とし、共通電極電圧の調整を容易にすることができる。 10

## 【0035】

上記の液晶表示装置は、前記走査線を駆動する走査線駆動手段と、前記走査線駆動手段に供給する、表示信号階調表示用の複数レベルの基準電圧を生成するとともに、この基準電圧を調整可能な基準電圧生成手段とを備えている構成としてもよい。

## 【0036】

また、上記の液晶表示装置の駆動方法は、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整する構成としてもよい。

## 【0037】

上記の構成によれば、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整するようとしているので、多数の階調電圧を多数の抵抗素子やスイッチにより生成する構成に対して、階調表示のための回路の合理化や共有化により、同回路を簡素化することができる。 20

## 【0038】

上記の液晶表示装置において、前記基準電圧生成手段は、前記走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整する構成としてもよい。

## 【0039】

上記の液晶表示装置の駆動方法は、走査線方向への画素の各並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整する構成としてもよい。 30

## 【0040】

上記の構成によれば、画素の輝度に加えて、走査線方向への画素の並びにおいて所定のガンマ特性が得られるので、さらに良好な表示が可能となる。

## 【0041】

上記の液晶表示装置は、前記基準電圧の調整量を記憶する補正情報記憶手段を備え、前記基準電圧生成手段は、前記補正情報記憶手段に記憶された調整量に基づいて、前記基準電圧の調整動作を行う構成としてもよい。

## 【0042】

上記の構成によれば、ガンマ特性の調整は、補正情報記憶手段に記憶された調整量を書き換えることにより容易に行うことができる。 40

## 【0043】

上記の液晶表示装置において、前記基準電圧生成手段は、走査線の並び方向における一方側の画素の並びと他方側の画素の並びとに異なるガンマ特性が得られるように、前記基準電圧を調整する構成としてもよい。

## 【0044】

上記の構成によれば、走査線の並び方向における一方側の画素の並びと他方側の画素の並びとに異なるガンマ特性が得られるので、表示状態についてさらにきめの細かい調整が可能となる。

## 【0045】

上記の液晶表示装置において、前記基準電圧生成手段は、走査線の並び方向における一方

50

側である第1の画素の並びと他方側である第2の画素の並びとこれら両者の間である第3の画素の並びにとにそれぞれ異なるガンマ特性が得られ、かつ第3の画素の並びのガンマ特性が第1の画素の並びのガンマ特性と第2の画素の並びのガンマ特性との間の特性となるように、前記基準電圧を調整する構成としてもよい。

【0046】

表示画面の上下方向等、走査線の並び方向において、ガンマ特性を適切調整可能となり、さらに良好な表示を行うことができる。

【0047】

【発明の実施の形態】

【実施の形態1】

10

本発明の実施の一形態を図面に基づいて以下に説明する。

図2は、本実施形態の液晶表示装置（TFT液晶モジュール）1の構成を示すブロック図である。

【0048】

この液晶表示装置1は、機能的には画像を表示する液晶表示部とそれを駆動する液晶駆動部（液晶駆動回路）とに分かれる。上記液晶表示部は、TFT方式の液晶パネル8を有している。液晶パネル8は、図示しない液晶表示素子と後述の対向電極7とを備えている。

【0049】

上記液晶駆動回路は、ソースドライバ（信号線駆動手段）2およびゲートドライバ（走査線駆動手段）3、コントローラ4および液晶駆動電源5を備えている。ソースドライバ2はIC（Integrated Circuit）からなる複数のソースドライバ部11、即ち第1～第nソースドライバを備え、ゲートドライバ3は、同様にICからなる複数のゲートドライバ部12、即ち第1～第m部ゲートドライバを備えている。

20

【0050】

ソースドライバ2およびゲートドライバ3は、一般的には、配線が形成されたフィルム上に先のICチップを搭載した、例えばTCP（Tape Carrier Package）からなり、このTCPが液晶パネル8のITO（Indium Tin Oxide；インジウムすず酸化膜）端子上に実装され、液晶パネル8と接続された構成となっている。あるいは、先のICチップをACF（Anisotropic Conductive Film；異方性導電膜）を介して直接、液晶パネル8のITO端子に熱圧着して実装され、液晶パネル8と接続された構成となっている。

30

【0051】

コントローラ4は、ソースドライバ2に表示データDおよび制御信号（スタートパルスSP等）を入力する一方、ゲートドライバ3には垂直同期信号VSを入力する。さらに、ソースドライバ2およびゲートドライバ3に水平同期信号LSを入力する。

【0052】

図3には上記液晶パネル8の構成を示す。液晶パネル8には、画素電極21、画素容量22、画素電極21への電圧印加をオン・オフ制御するTFT23、ソースライン（信号線）24、ゲートライン（走査線）25および対向電極（共通電極）7が設けられている。ここで、画素電極21、画素容量22およびTFT23によって1画素分の液晶表示素子Aが構成される。

40

【0053】

対向電極7は、図1に示すように、1を含むe本（eは正の整数）のゲートライン25ごとに順次、異なるグループに振り分けられている。あるいは、隣り合う複数本のゲートライン25ごとにグループ分けされている。これら各グループの対向電極7には、ソースドライバ2に内蔵されたVcom調整回路（共通電極電圧供給手段）26よりそれぞれ独立に対向電極電圧Cが与えられる。

【0054】

例えば、液晶パネル8の全ての対向電極7が、第1グループ7（A）、第2グループ7（B）および第3グループ7（C）にグループ振り分けられている場合、Vcom調整回路

50

26からは、これら第1～第3グループの対向電極7に対して、それぞれ対向電極電圧C1, C2, C3が与えられる。

【0055】

上記の構成において、液晶表示装置1における表示動作について説明する。

外部から入力された表示データは、コントローラ4を介してデジタル信号である表示データDとしてソースドライバ2に入力される。ソースドライバ2は、入力された表示データDを時分割して第1ソースドライバ～第nソースドライバにラッチし、その後、コントローラ4から入力される水平同期信号LSに同期してDA変換する。そして、時分割された表示データDをDA変換して成る階調表示用のアナログ電圧（以下、階調表示電圧と称する）を、ソースライン24を介して、液晶パネル8の対応する液晶表示素子に出力する。

10

【0056】

上記ソースライン24には、ソースドライバ2から、表示対象画素の明るさに応じた上記階調表示電圧が与えられる。一方、ゲートライン25には、ゲートドライバ3から、列方向に並んでTFT23を順次オンするような走査信号が与えられる。そして、オン状態のTFT23を介して、当該TFT23のドレインに接続された対向電極7にソースライン24の階調表示電圧が印加され、対向電極7と画素電極21との間の画素容量22に蓄積される。こうして、液晶の光透過率を上記階調表示電圧に応じて変化させて画素表示が行なわれる。また、本実施の形態においてはソースドライバに内蔵されたVcom調整回路26より、第1グループ7(A)、第2グループ7(B)および第3グループ7(C)の3組の対向電極7にそれぞれ対向電極電圧C1, C2, C3が与えられる。

20

【0057】

図4および図5には一般的な液晶駆動波形の一例を示す。同図において、31, 35はソースドライバ2から出力される駆動波形であり、32, 36はゲートドライバ3から出力される駆動波形である。また、33, 37は対向電極7の電位であり、34, 38は画素電極21の電圧波形である。なお、液晶層に印加される電圧は、画素電極21と対向電極7との電位差であり、図中においては斜線で示している。

20

【0058】

例えば、図4の場合には、ゲートドライバ4の駆動波形32のレベルがHighレベルの期間だけTFT23がオンし、ソースドライバ3の駆動波形31と対向電極7の電位33との差の電圧が画素電極21に印加される。その後、ゲートドライバ4の駆動波形32のレベルはLowレベルとなり、TFT23はオフ状態となる。この場合、画素には画素容量22が存在するために、上述の電圧が維持される。

30

【0059】

図5の場合の動作も同様である。但し、図4と図5とでは液晶層に印加される電圧が異なり、図4の場合には図5の場合と比べて印加電圧が高くなっている。

【0060】

液晶表示装置1では、このように液晶層に印加する電圧をアナログ電圧として変化させることにより、液晶の光透過率をアナログ的に変化させ、多階調表示を実現している。

【0061】

さらに、液晶表示装置1は、特に上下方向による液晶の配向の非対称性が著しく、視野角が狭くなるという問題に対し、前述のように、対向電極7を複数のグループ(7(A), 7(B), 7(C) ...)に分割し、ソースドライバ2が備えるVcom調整回路26から上記各グループの対向電極7に対して異なる対向電極電圧C1, C2, C3…を印加する構成となっている。これにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化を補正することが可能となっている。なお、本実施の形態において、「視角」は表示画面の法線に対する視線（視軸）のなす角度として使用している。また、「最適視野」は、見る人の視線方向において画面の見える状態が均一になるような視野として使用している。

40

【0062】

図6は図2に示したソースドライバ2におけるソースドライバ部（第nソースドライバ）

50

11の構成の一例を示すブロック図である。

【0063】

同図において、ソースドライバ部11では、表示画面での表示に必要な表示データD(DR、DG、DB)がシリアルに入力され、この表示データDを入力ラッチ回路47にて一時的にラッチする。その後、サンプリングメモリ回路42にて、上記シフトレジスタ回路41の各段の出力信号により、時分割で送られてくる表示データDをサンプリングし、次のホールドメモリ回路43の対応する段に出力する。Sはカスケード出力である。

【0064】

ホールドメモリ回路43は、液晶パネル8における各行に含まれる第1～第nの画素、即ち第1～第nのソースライン24にそれぞれ対応している。

10

【0065】

ホールドメモリ回路43に入力された表示データDは、水平同期信号LSによりラッチされる。これにより、次の水平同期信号LSが入力されるまで、ホールドメモリ回路43から出力される表示データDは固定される。

【0066】

ホールドメモリ回路43から出力される表示データDは、レベルシフタ回路44で次段のDA変換回路45の信号処理レベルに合わせるための昇圧等のレベル変換が施され、DA変換回路45に入力される。

【0067】

基準電圧発生回路48は、参照電圧VRに基づき各レベルの基準電圧を発生させる。具体的には、画素に付与すべき電位が図示しない電源回路から入力されると、この電位を内部で分圧することにより、例えば64階調表示の場合に64種類の階調表示用電位を発生し、DA変換回路45に対して出力する。DA変換回路45では、レベルシフタ回路44からの表示データDに応じた階調表示用電位を上記64種類の階調表示用電位の中から画素ごとに1つ選択し、出力回路46に対して出力する。

20

【0068】

出力回路46は、差動増幅器等からなる低インピーダンス変換部であり、液晶パネル8の第1～第nのソースライン24それぞれに対して、DA変換回路45で選択された階調表示用電位を付与する。この階調表示用電位は、水平同期信号LSの1周期、即ち1水平同期期間維持され、次の水平同期期間には新たな表示データDに応じた階調表示用電位が出力される。

30

【0069】

一方、ゲートドライバ3は、シフトレジスタ回路、レベルシフタ回路、および出力回路を含んでいる。ゲートドライバ3では、シフトレジスタ回路に水平同期信号LSおよび垂直同期信号VSが入力され、水平同期信号LSをクロックとして垂直同期信号VSをシフトレジスタ回路内の各段で順次転送させる。

【0070】

シフトレジスタ回路の各段からの出力は、液晶パネル8における各列に含まれる第1～第mの画素、つまり第1～第mのゲートライン25にそれぞれ対応している。シフトレジスタ回路の各段からの出力は、レベルシフタ回路でレベル変換されることにより、各画素が有するTFT23のゲートを制御できる電圧まで昇圧される。さらに、出力回路で低インピーダンス変換されて、出力回路から液晶パネル8の第1～第mのゲートライン25それぞれに対して出力される。このゲートドライバ3からの出力は走査信号となり、この走査信号により、液晶パネル8の各画素におけるTFT23のゲートのオン/オフが制御される。

40

【0071】

以下に、液晶表示装置1のソースドライバ部11の動作について説明する。

コントローラ4から送られてくる表示データD(DR、DG、DB)は各6ビットの値を有しており、入力ラッチ回路47にて一旦ラッチされる。

【0072】

50

シフトレジスタ回路41は、コントローラ4からスタートパルス信号S Pをシフト、すなわち転送する回路である。スタートパルス信号S Pは、コントローラ4の端子から出力され、シフトレジスタ回路41においてクロック信号C Kによりシフトされる。

## 【0073】

シフトレジスタ回路41にてシフトされたスタートパルス信号S Pは、例えば8個のソースドライバ部11が使用されている場合、8段目である第8ソースドライバ部11のシフトレジスタ回路41にまで順次転送される。

## 【0074】

なお、シフトレジスタ回路41から出力回路46までの各ブロックは、液晶パネル8における第1～第nのn本のソース電極に対応してn段となっている。このシフトレジスタ回路41の各段からの出力に同期して、入力ラッチ回路47にラッチされていた表示データDは、サンプリングメモリ回路42の対応する段に一旦記憶されるとともに、次のホールドメモリ回路43の対応する段に出力される。

10

## 【0075】

ホールドメモリ回路43は、1水平同期期間にn個の表示データDがサンプリングメモリ回路42から入力されると、コントローラ4からの水平同期信号L S（ラッチ信号ともいう）により、サンプリングメモリ回路42から表示データDを取り込み、次のホールドメモリ回路43に出力する。そして、ホールドメモリ回路43は、次の水平同期信号L Sが入力されるまでこの表示データDを維持する。その後の動作は、上述した通りである。

20

## 【0076】

なお、コントローラ4は、表示データDを入力ラッチ回路47に対して繰り返し送る。これにより、液晶パネル8に対して周期的に表示データDに応じた電位が書き込まれ、液晶パネル8における表示が維持される。

## 【0077】

基準電圧発生回路48は、後述するように、赤、緑、青色用の液晶駆動電圧出力端子に対し、64通りの基準電圧を作成し階調表示用の中間電圧を生成するものである。この回路48に入力される電圧V Rは、外部の液晶駆動電源から供給される電圧である。

## 【0078】

D A変換回路45は、ホールドメモリ回路43より出力され、レベルシフタ回路44にて変換されたR G Bそれぞれ6ビットの表示データ信号（デジタル信号）を64通りの中間電圧に基づいて、アナログ信号に変換して出力回路46に出力する。

30

## 【0079】

出力回路46は、64レベルのアナログ信号を増幅し、液晶パネル8へ階調表示電圧として出力する。

## 【0080】

図7は、各ソースドライバ部11が備えるV com調整回路26の1構成例を示す概略ブロック図である。このV com調整回路26は、電圧降下を発生させるための1つの抵抗素子Rと、2個の定電流源51, 52と、バッファアンプ53とを備えている。このV com調整回路26では、抵抗素子Rに電流を流すことによる電圧降下を利用して、入力された電圧を一定の電圧だけ上下にシフトすることによってV com電圧を調整する。このような構成を有するV com調整回路26は次のように動作する。

40

## 【0081】

V com調整回路26の入力端子54には、例えば基準となる電圧V com (V ref)が供給される。そして、基準電圧V com (V ref)よりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源51, 52によって抵抗素子Rに流れる電流を変化させ、抵抗素子Rによる電圧降下を利用して、入力された電圧を抵抗素子Rでの電圧降下の分だけ上または下にシフトした電圧V outを出力端子55から出力する。

## 【0082】

即ち、V com調整回路26は、基準電圧V com (V ref)よりも高い出力電圧V outを得る場合には、 $V_{out} = V_{ref} + i \cdot R$ になるように、また、基準電圧V co

50

$V_{out}$  ( $V_{ref}$ ) よりも低い出力電圧  $V_{out}$  を得る場合には、 $V_{out} = V_{ref} - i \cdot R$  なるように電圧を調整する。

【0083】

図8は、上記基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも高い出力電圧  $V_{out}$  を得る場合(図8(a))、および基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも低い出力電圧  $V_{out}$  を得る場合(図8(b))に、定電流源51, 52の動作によって抵抗素子Rを流れる電流が変化した状態を示す。

【0084】

この場合、図8(a)に示すように、抵抗素子Rよりも入力端子54側にある定電流源51を接地し、出力端子55側にある定電流源52を電源に接続することによって、抵抗素子Rには定電流源52から定電流源51に向う正の向きの電流iが流れる。その結果、入力端子54から基準電圧  $V_{com}$  ( $V_{ref}$ ) が入力された場合の出力端子55からの出力電圧  $V_{out}$  は、基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも抵抗素子Rでの電圧降下の分だけ高い  $V_{out} = V_{ref} + i \cdot R$  となる。

10

【0085】

一方、図8(b)に示すように、定電流源51を電源に接続し、定電流源52を接地することによって、抵抗素子Rには定電流源51から定電流源52に向う負の向きの電流iが流れる。その結果、入力端子54から基準電圧  $V_{com}$  ( $V_{ref}$ ) が入力された場合の出力端子55からの出力電圧  $V_{out}$  は、基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも抵抗素子Rでの電圧降下の分だけ低い  $V_{out} = V_{ref} - i \cdot R$  となる。

20

【0086】

各  $V_{com}$  調整回路26では、定電流源51, 52において電流値を複数値に切り換え可能であり、さらに接地と電源への接続とを切り換え可能である。したがって、上記の各切り換えを上記の調整データ(DL)に基づいて制御することにより、対向電極電圧を微調整することができる。

20

【0087】

なお、上記調整データは、外部から  $V_{com}$  調整回路26のデータラッチ回路56(図9参照)に入力してラッチさせる。データラッチ回路56はフラッシュメモリ、FRAM等の不揮発性メモリからなるものであってもよい。

30

【0088】

図9は、 $V_{com}$  調整回路26の定電流源51, 52に相当するもの(抵抗素子Rを含む)であって、電流値の切り換え、および接地/電源の接続切り換えを可能とする定電流源部の回路構成を示す。

【0089】

この定電流源部は、電源に接続されるとともに、nを正の整数として、 $2^{(n-1)}$  で重み付けされた電流  $2^{(n-1)}i$  を発生する5個の定電流源  $i$ ,  $2i$ ,  $4i$ ,  $8i$ ,  $16i$  を有する。そして、それぞれの定電流源  $2^{(n-1)}i$  は、 $+2^{(n-1)}$  の制御信号によってオンするスイッチ  $+2^{(n-1)}$  を介して、抵抗素子Rの一端および出力端子55に接続されている。さらに、 $-2^{(n-1)}$  の制御信号によってオンするスイッチ  $-2^{(n-1)}$  を介して、抵抗素子Rの他端および入力端子54に接続されている。

40

【0090】

また、上記定電流源は、同様に、接地されるとともに、nを正の整数として、上記  $2^{(n-1)}$  で重み付けされた電流  $2^{(n-1)}i$  を発生する5個の定電流源  $i$ ,  $2i$ ,  $4i$ ,  $8i$ ,  $16i$  を有する。そして、それぞれの定電流源  $2^{(n-1)}i$  は、 $+2^{(n-1)}$  の制御信号によってオンするスイッチ  $+2^{(n-1)}$  を介して、抵抗素子Rの上記他端および入力端子54に接続されている。さらに、 $-2^{(n-1)}$  の制御信号によってオンするスイッチ  $-2^{(n-1)}$  を介して、抵抗素子Rの上記一端および出力端子55に接続されている。

【0091】

即ち、上記定電流源部において、上記スイッチ  $+2^{(n-1)}$  またはスイッチ  $-2^{(n-1)}$

50

<sup>1</sup> ) を介して入力端子 54 に接続された定電流源  $2^{(n-1)}$   $i$  は、図 8 (a) (b) における定電流源 51 として機能し、スイッチ +  $2^{(n-1)}$  あるいはスイッチ -  $2^{(n-1)}$  を介して出力端子 55 に接続された定電流源  $2^{(n-1)}$   $i$  は図 8 (a) (b) における定電流源 52 として機能する。そして、上記データラッチ回路 56 にラッチされている 2 の補数表現による符号付 2 進数の多ビットディジタルデータである調整データに基づいて、各スイッチ +  $2^{(n-1)}$  およびスイッチ -  $2^{(n-1)}$  のオン／オフを制御することによって、定電流源 51, 52 に関する電流値の切り替えおよび電源／接地の接続切り替えを可能とする。

## 【0092】

このような構成により、上記抵抗素子 R を流れる電流の値と方向とを変化させることができ、入力電圧  $V_{in}$  に対して抵抗素子 R に流れる電圧降下の分だけ上または下に複数段にシフトした電圧  $V_{out}$  を出力することができる。この機能に関し、以下に具体例を挙げて説明する。

10

## 【0093】

以下の説明は、上記調整データ (DL) が 6 ビットデータであるものとして行う。このような 6 ビットで表わされる調整データに基づく調整は、-32 ~ +31 の 64 段階で行うことが可能である。

## 【0094】

図 9において、上記定電流源  $i$ ,  $2i$ ,  $4i$ ,  $8i$ ,  $16i$  のそれぞれは、 $2^{(n-1)}$  で重み付けされた電流値  $i$ ,  $2i$ ,  $4i$ ,  $8i$ ,  $16i$  を発生する。また、上記各スイッチ +  $2^{(n-1)}$  およびスイッチ -  $2^{(n-1)}$  は、上記、調整データ (DL) に基づいてオンあるいはオフされる。以下、6 ビットの調整データに基づく  $V_{com}$  調整回路 26 の動作を説明する。

20

## 【0095】

第 1 の場合として、調整データ (DL) が「+1 : (000001)」の場合について述べる。この場合には 2 つのスイッチ +  $2^0$  のみがオンし、他の全てのスイッチはオフする。これは図 8 (a) の状態である。

30

## 【0096】

即ち、抵抗素子 R に流れる電流  $I_{total}$  は定電流源  $i$  と同じであり、電流の向きは正である。したがって、出力電圧  $V_{out}$  は入力された基準電圧  $V_{in}$  よりも抵抗素子 R での電圧降下分だけ上昇し、 $V_{out} = V_{in} + i \times R$  の出力電圧が得られる。これは、入力基準電圧  $V_{in}$  よりも  $(i \times R)$  だけ高い電圧である。

40

## 【0097】

また、他の場合として、調整データ (DL) が「-9 : (1021)」の場合について説明する。この場合には、2 つのスイッチ -  $2^3$  および 2 つのスイッチ +  $2^0$  の合計 4 つのスイッチがオンし、他の全てのスイッチはオフする。これは図 8 (b) の状態である。

## 【0098】

即ち、抵抗素子 R に流れる電流  $I_{total}$  は定電流源  $i$  と定電流源  $8i$  との電流の和である  $9i$  となり、電流の向きは負である。したがって、出力電圧  $V_{out}$  は入力された基準電圧  $V_{in}$  よりも抵抗素子 R での電圧降下分だけ下降し、 $V_{out} = V_{in} - 9i \times R$  の出力電圧が得られる。これは、入力基準電圧  $V_{in}$  よりも  $(i \times R)$  の 9 倍だけ低い電圧である。

40

## 【0099】

即ち、上記調整データとして 2 の補数表現による符号付 2 進数の多ビットディジタルデータを用いることによって、そのビット番号  $n$  と抵抗素子 R に流す電流値の重み (倍率)  $2^{(n-1)}$  とをスイッチ +  $2^{(n-1)}$ , -  $2^{(n-1)}$  を介して対応付けることができる。したがって、調整データ (DL) に応じた倍率の調整量を得ることになる。つまり、上記調整データ (DL) によって上記基準値の調整量を簡単に指定することができる。

## 【0100】

50

さらに、本実施形態の液晶表示装置1では、液晶パネルにおいて特に上下方向での液晶の配向の非対称性が著しく、視野角が狭くなるという問題を解決している。このために、液晶表示装置1では、対向電極7を複数のグループ群に分割し、ソースドライバに内蔵されたV<sub>com</sub>調整回路26によって出力される対向電極電圧C1, C2, C3…を、任意の対向電極7ラインへ印加させている。これにより、各視角において最適視野が得られるよう輝度特性を変化させることができ、視角の違いによって生じる色変化を補正することが可能となっている。

## 【0101】

図10および図11には液晶駆動波形の一例を示す。同図において、図4および図5の場合と同様、31, 35はソースドライバ2から出力される駆動波形であり、32, 36はゲートドライバ3から出力される駆動波形である。 10

## 【0102】

また、61, 62は対向電極7へ印加される極駆動電位（対向電極電圧C）であり、対向電極の第1グループ7（A）～第3グループ7（C）の3組の対向電極には、V<sub>com</sub>調整回路26から出力された対向電極電圧C1～C3が印加される。即ち、対向電極7の第1グループ7（A）には対向電極電圧C1が、第2グループ7（B）には対向電極電圧C2が、第3グループ7（C）には対向電極電圧C3が与えられる。 20

## 【0103】

第2グループ7（B）には基準となる対向電極電圧C2（V<sub>ref</sub>）が印加される。そして、第1グループ7（A）に印加される対向電極電圧C1と第3グループ7（C）に印加される対向電極電圧C3は、上記の対向電極電圧C2（V<sub>ref</sub>）を基準として、これよりも一方が高い電圧に設定され、他方が低い電圧に設定される。これより、液晶パネル8の上下方向において、より広範囲で視野角特性を変えることが可能となる。なお、図10および図11に示した対向電極駆動電位61, 62は、上記の対向電極電圧C1～C3に対応し、所定の幅を持った電位として記載している。 20

## 【0104】

ここで、例えば前述した図4の液晶駆動波形の場合と図10の液晶駆動波形の場合とを対比して説明する。

## 【0105】

図4の液晶駆動波形の場合には、ゲートドライバ4の駆動波形32のレベルがHighの期間だけTFT23がオンし、ソースドライバ3の駆動波形31と対向電極7の電位33との差の電圧が画素電極21に印加される。その後、ゲートドライバ4の駆動波形32のレベルはLowとなり、TFT23はオフ状態となる。この場合、画素では、画素容量22が存在するために、上記の電圧が維持される。 30

## 【0106】

図10の液晶駆動波形の場合には、TFT23のON/OFF動作等、基本的動作は同じであるものの、全ての対向電極7に対して同一の電位が付与されるのではなく、例えば対向電極7の前記グループ同士で異なる電位が印加されることにより、液晶パネル8での表示状態が上記の図4の場合とは異なる。

## 【0107】

例えば図12は、V<sub>com</sub>調整回路26から対向電極7の第1グループ7（A）～第3グループ7（C）に対して、異なる対向電極電圧C1～C3を印加した場合の各画素ドットにおける電位の状態の一例を示している。 40

## 【0108】

同図において、斜線の無い部分の画素ドット（図中最上行と最下行との間の4行の画素ドット）には基準となる対向電極電圧C2が対向電極7へ供給されており、斜線部分の画素ドット（図中最上行と最下行の画素ドット）には、対向電極電圧C2とは異なる対向電極電圧C1, C3が供給されている。なお、同図中の+はドット反転駆動方式により画素ドットへの印加電圧の極性を反転していることを示している。また、図中の1升は1画素ドットを表している。 50

## 【0109】

また、図13は図12で示した駆動状態における連続する2つのフレーム（フレームn、フレームn+1）に対応した画素ドットの一例であって、フレームごとに対向電極電圧Cを変えた場合である。

## 【0110】

液晶表示装置1では、上記のように対向電極7のグループごとに対向電極電圧Cが異なるように制御しているので、液晶パネル8の上下方向において、適切に広視野角表示を行うことができる。

## 【0111】

以上の例では、1フレーム内における任意の対向電極7のラインに対して、基準となる対向電極電圧Cとは電位の異なる2種類の対向電極電圧Cを与えることにより、液晶パネル8の上下方向の広視野角化を図っている。しかしながら、基準の対向電極電圧Cに対して3種類以上の対向電極電圧Cを任意の対向電極7のラインに対して与えるものであってもよい。

10

## 【0112】

次に、本発明の構成をマルチドメイン液晶パネルに適用した例について示す。

## 【0113】

図14に示すように、マルチドメイン液晶パネル108では、ソースライン124、ゲートライン125およびTFT123の配置は前記ソースライン24、ゲートライン25およびTFT23と同じであるものの、2個の画素容量122a、122bを有し、これら画素容量122a、122bの画素電極121がTFT123のドレインと接続されている。なお、画素電極121、画素容量122a、122bおよびTFT123によって1画素分の液晶表示素子Aが構成される。

20

## 【0114】

このマルチドメイン液晶パネル108は、一つの液晶表示素子A内において、対向電極を画素容量122aに対応する対向電極107aと画素容量122bに対応する対向電極107bとに分割し、それらを独立して制御するようになっている。

## 【0115】

図15には上記マルチドメイン液晶パネル108の構成例を示す。このマルチドメイン液晶パネル108では、前記液晶パネル8と同様、対向電極107a、107bが、1を含むe本（eは正の整数）のゲートライン25ごとに順次、異なるグループに振り分けられている。あるいは、隣り合う複数本のゲートライン25ごとにグループ分けされている。ここでは、対向電極107a、107bは、液晶パネル8の場合と同様、例えば第1グループ107(A)、第2グループ107(B)および第3グループ107(C)にグループ分けされている。

30

## 【0116】

また、前記ソースドライバ2に対応するソースドライバ102および前記ゲートドライバ3に対応するゲートドライバ103を備え、ソースドライバ102はVcom調整回路126を備えている。このVcom調整回路126は前記Vcom調整回路26に対応した構成を有し、少なくとも対向電極電圧C1～C4を出力可能となっている。このVcom調整回路126は、Vcom調整回路26と同様、出力する対向電極電圧C1～C4の値を調整可能である。

40

## 【0117】

このマルチドメイン液晶パネル108において、Vcom調整回路126から各グループの対向電極107aには共通に対向電極電圧C3が与えられる。さらに、Vcom調整回路126から、第1グループ107(A)の対向電極107bには対向電極電圧C4が与えられ、第2グループ107(B)の対向電極107bには対向電極電圧C5が与えられ、第3グループ107(C)対向電極107bには対向電極電圧C6がそれぞれ与えられる。

## 【0118】

50

このように、マルチドメイン液晶パネル108では、対向電極107bに印加される対向電極電圧Cがグループごとに独立して制御される。これにより、前記液晶パネル8と同様、上下方向において広視野角表示が可能となっている。

【0119】

図16には、対向電極107a, 107bが、1を含むe本(eは正の整数)のゲートライン25ごとに順次、異なるグループに振り分けられ、対向電極107aと対向電極107bとに印加する対向電極電圧Cをグループごとに独立して制御する構成のマルチドメイン液晶パネル208を示す。

【0120】

この場合、ソースドライバ202が備えるVcom調整回路226は、前記Vcom調整回路26に対応した構成を有し、少なくとも対向電極電圧C1～C6を出力可能となっている。このVcom調整回路226は、出力する対向電極電圧C1～C6の値を調整可能である。

10

【0121】

このマルチドメイン液晶パネル208では、対向電極107a, 107bが例えば第1グループ207(A)、第2グループ207(B)および第3グループ207(C)にグループ分けされている。このマルチドメイン液晶パネル108において、Vcom調整回路226から、第1グループ207(A)の対向電極107aには対向電極電圧C3が与えられ、第2グループ207(B)の対向電極107aには対向電極電圧C2が与えられ、第3グループ207(C)の対向電極107aには対向電極電圧C1が与えられる。また、Vcom調整回路226から、第1グループ207(A)の対向電極107bには対向電極電圧C4が与えられ、第2グループ207(B)の対向電極107bには対向電極電圧C5が与えられ、第3グループ207(C)の対向電極107bには対向電極電圧C6が与えられる。

20

【0122】

このように、マルチドメイン液晶パネル208では、対向電極107a, 107bに印加される対向電極電圧Cがグループごとに独立して制御される。これにより、前記液晶パネル8と同様、上下方向において広視野角表示が可能となっている。

【0123】

30

【実施の形態2】

本発明の実施の他の形態を図面に基づいて以下に説明する。

図17は、本実施形態の液晶表示装置(TFT液晶モジュール)501の構成を示すブロック図である。なお、同図では主な構成要素および信号経路のみを図示し、例えば、電源回路や、クロック信号、リセット信号、セレクト信号等の一部の信号の経路については省略している。

【0124】

液晶表示装置501は、液晶パネル510(対向電極7を含む)、ソースドライバ512、ゲートドライバ513、およびコントロール回路としてのMPU(マイクロプロセッサユニット)514を備えている。

40

【0125】

液晶パネル510は、n本のソースライン24およびm本のゲートライン25に形成される(水平方向n画素)×(垂直方向m画素)のTFT方式の画素を有するものである。

【0126】

なお、以下では水平方向1ラインの画素の配列を「行」と称し、垂直方向1ラインの画素の配列を「列」と称する。ここでは、 $n = 1028 \times RGB$ ,  $m = 900$ であり、各画素において第0階調～第63階調の64階調(6ビット)の階調表示を行うものとする。なお、各行には、R(赤), G(緑), B(青)それぞれを表示する画素が繰り返し配列されているものとする。

【0127】

液晶パネル510は例えば前記図3に示した構成であり、前述のように、対向電極7が、

50

1を含むe本(eは正の整数)のゲートライン25ごとに順次、異なるグループ(第1グループ7(A)、第2グループ7(B)および第3グループ7(C))に振り分けられている。

【0128】

この場合、V<sub>com</sub>調整回路517は、前述のV<sub>com</sub>調整回路26に相当する構成となる。上記の各グループの対向電極7には、V<sub>com</sub>調整回路517よりそれぞれ独立に対向電極電圧Cが与えられる。即ち、図1に示したように、第1グループ7(A)には対向電極電圧C1が与えられ、第2グループ7(B)には対向電極電圧C2が与えられ、第3グループ7(C)には対向電極電圧C3が与えられる。これにより、前述の構成と同様、液晶パネル510の上下方向において広視野角表示が可能となる。

10

【0129】

また、液晶パネル510は、図14および図15に示したマルチドメイン液晶パネル108と同一の構成であってもよい。この場合、V<sub>com</sub>調整回路517は、前述のV<sub>com</sub>調整回路126に相当する構成となる。

【0130】

このような構成では、液晶パネル510は、マルチドメイン液晶パネル108と同様、対向電極107a, 107bが、例えば第1グループ107(A)、第2グループ107(B)および第3グループ107(C)にグループ分けされ、V<sub>com</sub>調整回路517から各グループの対向電極107aには共通に対向電極電圧C3が与えられる。さらに、V<sub>com</sub>調整回路517から、第1グループ107(A)の対向電極107bには対向電極電圧C4が与えられ、第2グループ107(B)の対向電極107bには対向電極電圧C5が与えられ、第3グループ107(C)対向電極107bには対向電極電圧C6がそれぞれ与えられる。これにより、前述の構成と同様、液晶パネル510は上下方向において広視野角表示が可能となる。

20

【0131】

また、液晶パネル510は、図16に示したマルチドメイン液晶パネル208と同一の構成であってもよい。この場合、V<sub>com</sub>調整回路517は、前述のV<sub>com</sub>調整回路226に相当する構成となる。

【0132】

このような構成では、液晶パネル510は、マルチドメイン液晶パネル208と同様、対向電極107a, 107bが、例えば第1グループ207(A)、第2グループ207(B)および第3グループ207(C)にグループ分けされ、V<sub>com</sub>調整回路517から、第1グループ207(A)の対向電極107aには対向電極電圧C3が与えられ、第2グループ207(B)の対向電極107aには対向電極電圧C2が与えられ、第3グループ207(C)の対向電極107aには対向電極電圧C1がそれぞれ与えられる。また、V<sub>com</sub>調整回路517から、第1グループ107(A)の対向電極107bには対向電極電圧C4が与えられ、第2グループ107(B)の対向電極107bには対向電極電圧C5が与えられ、第3グループ107(C)対向電極107bには対向電極電圧C6がそれぞれ与えられる。これにより、前述の構成と同様、広視野角表示が可能となる。

30

【0133】

液晶駆動波形としては、図10および図11に示したものを使用可能である。

40

【0134】

液晶パネル510には、ソースドライバ512およびゲートドライバ513が接続されており、ソースドライバ512およびゲートドライバ513はMPU514に接続されている。

【0135】

なお、図17の例では、1個のソースドライバ512および1個のゲートドライバ513にて液晶パネル510を駆動する構成としている。しかしながら、ソースドライバ512およびゲートドライバ513は、1チップLSIからなる構成、あるいは複数のLSIからなる構成の何れであってもよく、様々な変形が可能である。

50

## 【0136】

MPU514は、ソースドライバ512に対して、水平同期信号LS、スタートパルス信号SP、基準電圧Vcom(Vref)、参照電圧VR、表示データD1および表示メモリ制御信号Cmを出力する。

## 【0137】

ソースドライバ512は、周辺回路518、基準電圧発生回路(基準電圧生成手段)521、ソースドライバ部520を備えている。

## 【0138】

周辺回路部518は、静止画像データやキャラクタ表示データを表示メモリ515, 516に格納し、かつそれらの読み出し制御を行う回路部である。この周辺回路部518は、  
10  
入出力回路522、コマンドデコーダ524、Xアドレスデコーダ(カラムデコーダ)525およびYアドレスデコーダ(ロウデコーダ)526を含む回路519を2個と、表示メモリ515, 516とを備えている。

## 【0139】

表示メモリ515, 516は、水平方向n画素×垂直方向m画素分の表示データを格納できるよう構成されている。表示メモリ515, 516は、レジスタ、フラッシュメモリ、OTP、EEPROMあるいはFeRAM(強誘電体メモリ)等の不揮発性メモリからなる。また、表示メモリ515, 516は、ROM構造のメモリであってもよい。

## 【0140】

表示メモリ515, 516には、静止画像用データやキャラクタ表示データに加えて、階調表示基準電圧を制御する調整データD2および対向電極電圧Cを制御する調整データD3が格納されている。即ち、表示メモリ(補正情報記憶手段)515には調整データD2が格納されており、表示メモリ(補正情報記憶手段)516には調整データD3が格納されている。

## 【0141】

表示メモリ515では、MPU514からの表示メモリ制御信号Cmにより調整データD2の読み出しが行われ、この調整データD2は、基準電圧発生回路521に入力される。また、表示メモリ516では、MPU514からの表示メモリ制御信号Cm1により調整データD3の読み出しが行われ、この調整データD3はVcom調整回路517に入力される。

## 【0142】

なお、調整データD3は、例えば、液晶駆動部の電源がオンした際に読み出される一方、調整データD2は、1～m本ごとの走査信号に同期をとって読み出される。このように、調整データD2, D3は、表示メモリ515, 516から読み出されるタイミングが異なるので、図17においては、便宜上、2個の表示メモリ515, 516を有する構成としている。しかしながら、これら表示メモリ515, 516は、1個のメモリによっても対応可能である。

## 【0143】

また、図17では、表示メモリ515, 516において、調整データD2, D3の扱いのみが記載されているものの、静止画像用データやキャラクタ表示用データの扱いも行われる。即ち、サンプリングメモリ回路42とホールドメモリ回路43との間に設けられたセレクタ回路(図示せず)により、サンプリングメモリ回路42からの信号と表示メモリ515, 516からの読み出しデータ(静止画像用データやキャラクタ表示用データ)が選択され、ホールドメモリ回路43へ入力される。

## 【0144】

ソースドライバ部520は、図6に示した前記ソースドライバ部11に相当するものであり、ソースドライバ部11と同様の構成を有し、次のように同様の動作を行う。

## 【0145】

MPU514から送られてくるデジタル表示データD1は、例えば各画素に対応する6ビットの値を有しており、入力ラッチ回路47にて一旦ラッチされる。一方、シフトレジス  
50

タ回路 4 1 は、 M P U 5 1 4 から入力されたスタートパルス信号 S P を、 転送クロック ( 図示せず ) に同期を取りシフトする回路である。

## 【 0 1 4 6 】

シフトレジスタ回路 4 1 にてシフトされたスタートパルス信号 S P は、 例えば 8 個のソースドライバ部 5 2 0 が使用されている場合、 8 段目である第 8 ソースドライバ 5 2 0 のシフトレジスタ回路 4 1 にまで順次転送される。

## 【 0 1 4 7 】

なお、 シフトレジスタ回路 4 1 から出力回路 4 6 までの各ブロックは、 液晶パネル 5 1 0 における第 1 ～ 第 n の n 本のソース電極に対応して n 段となっている。

## 【 0 1 4 8 】

シフトレジスタ回路 4 1 の各段からの出力に同期して、 入力ラッチ回路 4 7 にラッチされていた表示データ D 1 は、 サンプリングメモリ回路 4 2 の対応する段に一旦記憶されるとともに、 次のホールドメモリ回路 4 3 の対応する段に出力される。

## 【 0 1 4 9 】

ホールドメモリ回路 4 3 は、 1 水平同期期間の n 個の表示データ D 1 がサンプリングメモリ回路 4 2 から入力されると、 M P U 5 1 4 からの水平同期信号 L S ( ラッチ信号ともいいう ) に応じて、 サンプリングメモリ回路 4 2 から表示データ D 1 を取り込み、 次のレベルシフタ回路 4 4 に出力する。 そして、 ホールドメモリ回路 4 3 は、 次の水平同期信号 L S が入力されるまでこの表示データ D 1 を維持する。 後の動作は、 上述した通りである。

## 【 0 1 5 0 】

なお、 M P U 5 1 4 は、 表示データ D 1 を入力ラッチ回路 4 7 に対して繰り返し送る。 これにより、 液晶パネル 5 1 0 に対して周期的に表示データ D 1 に応じた電位が書き込まれ、 液晶パネル 5 1 0 における液晶表示が維持される。

## 【 0 1 5 1 】

基準電圧発生回路 5 2 1 は、 赤、 緑、 青色用の液晶駆動電圧出力端子に対し、 例えば、 6.4 通り基準電圧を作成し、 階調表示用の中間電圧を生成するものである。 この回路 4 8 に入力される参照 V R は、 M P U 5 1 4 を介して、 図示しない外部の液晶駆動電源から供給される電圧である。

## 【 0 1 5 2 】

また、 基準電圧発生回路 5 2 1 には、 メモリ制御信号 C m に応じて表示メモリ 5 1 5 から読み出された調整データ D 2 が入力される。

## 【 0 1 5 3 】

D A 変換回路 4 5 は、 ホールドメモリ回路 4 3 から入力され、 レベルシフタ回路 4 4 にて変換された R G B それぞれ 6 ビットの表示データ信号 ( デジタル ) に応じて、 6.4 通りの中間電圧から選択した電圧を、 アナログ信号に変換して出力回路 4 6 に出力する。

## 【 0 1 5 4 】

出力回路 4 6 は、 6.4 レベルのアナログ信号を増幅し、 液晶パネル 5 1 0 へ階調表示電圧として出力する。

## 【 0 1 5 5 】

図 1 8 には、 本実施の形態における基準電圧発生回路 5 2 1 の構成についてのブロック図を示す。

## 【 0 1 5 6 】

基準電圧発生回路 5 2 1 は、 最下位電圧入力端子 V 0 と最上位電圧入力端子 V 6 4 との 2 本の電圧入力端子と、 基準となる  $\gamma$  補正を行うための抵抗比を有する 8 個の抵抗素子 R 0 ～ R 7 と、 この抵抗素子 R 0 ～ R 7 によって得られた  $\gamma$  補正後の各基準電圧を一定の範囲で上下に微調整する  $\gamma$  補正調整回路 5 3 1 とを有している。

## 【 0 1 5 7 】

さらに、 最下位電圧入力端子 V 0 とこれに隣り合う  $\gamma$  補正調整回路 5 3 1 の出力端子との間、 隣り合う  $\gamma$  補正調整回路 5 3 1 の出力端子同士の間、 最上位電圧入力端子 V 6 4 とこれに隣り合う  $\gamma$  補正調整回路 5 3 1 の出力端子との間に、 それぞれ、 直列に 8 個ずつ接続

10

20

30

40

50

された抵抗、合計 64 個の抵抗（図示せず）を有している。これにより、基準電圧発生回路 521 では 64 通りの電圧を生成することができる。

【0158】

基準電圧発生回路 521 では、上記の構成を有しているので、図 19 に示す従来の階調表示のための基準電圧発生回路 541 のように、9 本の中間調電圧入力端子 V0～V64 を設ける必要が無く、上記中間電圧を当該基準電圧発生回路 521 内で生成し調整することができる。

【0159】

図 20 は、上記  $\gamma$  補正調整回路 531 の構成を示す概略ブロック図である。 $\gamma$  補正調整回路 531 は、電圧降下を発生させるための 1 つの抵抗素子 R、2 個の定電流源 534, 535 およびバッファアンプ 546 を備えている。そして、抵抗素子 R に電流を流すことによる電圧降下を利用して、入力された電圧を一定の電圧だけ上下にシフトすることによって出力電圧を調整する。このような構成を有する  $\gamma$  補正調整回路 531 は、次のように動作する。

10

【0160】

上記  $\gamma$  補正調整回路 531 の入力端子 532 に、例えば基準となる電圧  $V_{ref}$  が供給される。そして、基準電圧  $V_{ref}$  よりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源 534, 535 によって抵抗素子 R に流れる電流を変化させ、抵抗素子 R による電圧降下を利用して、入力された電圧を抵抗素子 R での電圧降下の分だけ上または下にシフトした電圧  $V_{out}$  を出力端子 533 から出力する。

20

【0161】

即ち、上記基準電圧  $V_{ref}$  よりも高い出力電圧  $V_{out}$  を得る場合には、 $V_{out} = V_{ref} + i \cdot R$  になるように、また、基準電圧  $V_{ref}$  よりも低い出力電圧  $V_{out}$  を得る場合には、 $V_{out} = V_{ref} - i \cdot R$  になるように、 $\gamma$  補正調整回路 531 によって電圧を調整する。

【0162】

図 21 (a) (b) は、上記基準電圧  $V_{ref}$  よりも高い出力電圧  $V_{out}$  を得る場合（図 21 (a)）、および基準電圧  $V_{ref}$  よりも低い出力電圧  $V_{out}$  を得る場合（図 21 (b)）に、定電流源 534, 535 の動作によって抵抗素子 R を流れる電流が変化した状態を示す。

30

【0163】

この場合、図 21 (a) に示すように、抵抗素子 R よりも入力端子 532 側にある定電流源 534 を接地し、出力端子 533 側にある定電流源 535 を電源に接続することによって、抵抗素子 R には定電流源 535 から定電流源 534 に向う正の向きの電流  $i$  が流れる。その結果、入力端子 532 から基準電圧  $V_{ref}$  が入力された場合の出力端子 533 からの出力電圧  $V_{out}$  は、基準電圧  $V_{ref}$  よりも抵抗素子 R での電圧降下の分だけ高い  $V_{out} = V_{ref} + i \cdot R$  となる。

【0164】

一方、図 21 (b) に示すように、上記定電流源 534 を電源に接続し、定電流源 535 を接地することによって、抵抗素子 R には定電流源 534 から定電流源 535 に向う負の向きの電流  $i$  が流れる。その結果、入力端子 532 から基準電圧  $V_{ref}$  が入力された場合の出力端子 533 からの出力電圧  $V_{out}$  は、基準電圧  $V_{ref}$  よりも抵抗素子 R での電圧降下の分だけ低い  $V_{out} = V_{ref} - i \cdot R$  となる。

40

【0165】

そして、個々の上記  $\gamma$  補正調整回路 531 における各定電流源 534, 535 について、電流値を複数値に切り換え可能にし、さらに接地と電源への接続とを切り換え可能にし、上記それぞれの切り換えを上記調整データ D2 に基づいて制御することによって、抵抗素子 R0～R7 で得られた  $\gamma$  補正電圧を微調整する。こうして微調整された各基準電圧間の電圧は、さらに上記 64 個の抵抗のうちの 8 個によって 8 等分され、D/A 変換回路 45 に output される。

50

## 【0166】

図22は、上記各定電流源534, 535に関する電流値の切り換えおよび接地／電源の接続切り換えを実現する $\gamma$ 補正調整回路531の定電流源部の回路構成を示す。この定電流源部は、電源に接続されるとともに、 $n$ を正の整数として、 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源 $i, 2i, 4i, 8i, 16i$ を有する。そして、それぞれの定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子Rの一端および出力端子48に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子Rの他端および入力端子532に接続されている。

## 【0167】

上記定電流源部は、同様に、接地されるとともに、上記 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源 $i, 2i, 4i, 8i, 16i$ を有する。そして、それぞれの定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子Rの上記他端および入力端子532に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子Rの上記一端および出力端子533に接続されている。

10

## 【0168】

即ち、上記スイッチ $+2^{(n-1)}$ またはスイッチ $-2^{(n-1)}$ を介して入力端子532に接続された定電流源 $2^{(n-1)}i$ は図20における定電流源534として機能し、スイッチ $+2^{(n-1)}$ あるいはスイッチ $-2^{(n-1)}$ を介して出力端子533に接続された定電流源 $2^{(n-1)}i$ は図20における定電流源535として機能する。そして、上記ラッ奇されている2の補数表現による符号付2進数の多ビットディジタルデータである調整データに基づいて、各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ のオン／オフを制御することによって、定電流源534, 535に関する電流値の切り換えおよび電源／接地の接続切り換えを実現する。

20

## 【0169】

このような構成とすることにより、 $\gamma$ 補正調整回路531では、上記抵抗素子Rを流れる電流の値と方向とを変化させることができ、入力電圧 $V_{in}$ に対して抵抗素子Rに流れる電圧降下の分だけ上にまたは下に複数段にシフトした電圧 $V_{out}$ を出力することができる。以下、この点に関して具体例を挙げて説明する。

30

## 【0170】

以下の説明は、上記調整データD2が6ビットデータであるものとして行う。このような6ビットで表わされる調整データに基づく調整は、 $\gamma$ 補正值に対する調整を $-32 \sim +31$ の64段階で行うことを可能にする。

## 【0171】

図22において、上記定電流源 $i, 2i, 4i, 8i, 16i$ のそれぞれは、 $2^{(n-1)}$ で重み付けされた電流値 $i, 2i, 4i, 8i, 16i$ を発生する。また、上記各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ は、上記、調整データD2に基づいてオンあるいはオフされる。以下、6ビットの調整データに基づく $\gamma$ 補正調整回路531の動作を説明する。

40

## 【0172】

第1の場合として、上記調整データD2が「+1 : (000001)」の場合について述べる。この場合には2つのスイッチ $+2^0$ のみがオンし、他の全てのスイッチはオフする。この状態は、図21(a)の状態と同じである。

## 【0173】

即ち、抵抗素子Rに流れる電流 $I_{tot, a1}$ は定電流源 $i$ と同じであり、電流の向きは正である。したがって、出力電圧 $V_{out}$ は入力された基準電圧 $V_{in}$ よりも抵抗素子Rでの電圧降下分だけ上昇し、 $V_{out} = V_{in} + i \times R$ の出力電圧が得られる。これは、入力基準電圧 $V_{in}$ よりも $(i \times R)$ だけ高い電圧である。

## 【0174】

50

また、他の場合として、上記調整データD2が「-9：(101001)」の場合に付いて説明する。この場合には、2つのスイッチ-2<sup>3</sup>および2つのスイッチ-2<sup>0</sup>の合計4つのスイッチがオンし、他の総てのスイッチはオフする。この状態は、図21(b)の状態と同じである。

【0175】

即ち、抵抗素子Rに流れる電流 $I_{total}$ は定電流源iと定電流源8iとの電流の和である9iとなり、電流の向きは上記負である。したがって、出力電圧 $V_{out}$ は入力された基準電圧 $V_{in}$ よりも抵抗素子Rでの電圧降下分だけ下降し、 $V_{out} = V_{in} - 9i \times R$ の出力電圧が得られる。これは、入力基準電圧 $V_{in}$ よりも(i×R)の9倍だけ低い電圧である。

10

【0176】

他の調整データの場合においても、上述の動作に準じて、それぞれのスイッチ+2<sup>(n-1)</sup>、-2<sup>(n-1)</sup>をオンまたはオフすることによって、入力基準電圧 $V_{in}$ を中心として、1段階当たり(i×R)の電圧で-32～+31の範囲内で64段階に電圧調整を行うことができる。

【0177】

即ち、上記調整データとして2の補数表現による符号付2進数の多ビットディジタルデータを用いることによって、そのビット番号nと抵抗素子Rに流す電流値の重み(倍率)2<sup>(n-1)</sup>とをスイッチ+2<sup>(n-1)</sup>、-2<sup>(n-1)</sup>を介して対応付けることができる。したがって、調整データD2に応じた倍率の調整量を得ることになる。即ち、上記調整データによって上記基準値の調整量を簡単に指定することができる。

20

【0178】

以上のように、表示メモリ515に格納された調整データD2に応じてスイッチ+2<sup>(n-1)</sup>、-2<sup>(n-1)</sup>をオン/オフすることによって、入力電圧に対して調整データに基づく調整を行った電圧を出力することができる。

【0179】

この調整を抵抗素子R0～R7に基づくγ補正值に適用することによって、図23に示すように、液晶駆動出力電圧の特性は、抵抗素子R0～R7に基づく補正值を中心としたガンマ変換特性 $\gamma_1$ と上記調整データによって調整可能なガンマ変換特性 $\gamma_2$ とを得ることができる。この $\gamma_1$ 並びに $\gamma_2$ の二つのガンマ特性は、例えば図24に示すように、1画面内において任意のラインのみ異なるガンマ特性を用いることにより、視野角が最適視野になるように特性を変えることができる。

30

【0180】

なお、表示メモリ515は、必要に応じて自由にプログラム等により調整データを書き換えられるものとする。

【0181】

図24は、上記ガンマ変換特性 $\gamma_1$ と上記整用データによって調整されたガンマ変換特性 $\gamma_2$ とを液晶表示装置501に適用した一例を示す。

【0182】

図中において、斜線の無い部分は抵抗素子R0～R7に基づく補正值を中心としたガンマ変換特性 $\gamma_1$ に対応する信号が入力される画素ドットを示し、斜線部は前記上記整用データによって調整されたガンマ変換特性 $\gamma_2$ に対応する信号が入力される画素ドットを示す。なお、画素ドット内の+/-の符号は印加信号の極性を示す。即ち、この例は、ドット反転駆動方式のものであるから、ドット(画素)ごとに極性が反転している。

40

【0183】

また、図25は図24で示した液晶表示装置での連続する2つのフレームに対応したγ特性の一例を示す。

【0184】

上記図24および図25の例では、1画面内の任意のラインに対して2種類の異なるガンマ変換特性 $\gamma_1$ 、 $\gamma_2$ を適用することにより、広視野角化を図っている。しかしながら、

50

上記2種類に限定されることなく、場合によっては3種類以上のガンマ変換特性を適用することで、より広範囲に視野角特性を変えることが可能であることは言うまでもない。

【0185】

ここで、上記の図24および図25の例において、例えば、中央部側のラインにガンマ変換特性 $\gamma_1$ の電圧を印加する一方、上端側のラインと下端側のラインと同じガンマ変換特性 $\gamma_2$ の電圧を印加した場合には、視野角特性が改善され、広視野角が得られる。しかしながら、液晶パネル510を上側からみた場合と下側からみた場合とにおいて、特にここで問題となる上下方向の液晶における配向の非対称性（上側からみた液晶の状態と下側からみた液晶の状態）に対して、どちらか一方向のガンマ変換特性にしか補正が効かなくなる。この場合には、視野角特性の改善範囲がやや限定されることになる。

10

【0186】

そこで、図24および図25の例では、液晶パネル510を上側からみた場合と下側からみた場合とにおいて補正が可能となるように、液晶パネル510の上側のラインと下側のラインに異なるガンマ変換特性の電圧を印加するようにしている。例えば、上半分のラインに対してガンマ変換特性 $\gamma_1$ の電圧を印加する一方、下半分のラインに対してガンマ変換特性 $\gamma_2$ の電圧を印加している。これにより、視角による色変化の補正が可能となり、さらに良好な広視野角特性が得られるようになっている。

20

【0187】

図26には、液晶パネル510に対して3種類のガンマ変換特性 $\gamma_1$ ,  $\gamma_2$ ,  $\gamma_3$ の電圧を印加する場合の例を示す。この場合には、ガンマ変換特性 $\gamma_1$ を基準とし、調整データによって調整されたガンマ変換特性 $\gamma_2$ ,  $\gamma_3$ を使用する。具体的には、ガンマ変換特性 $\gamma_1$ の電圧を液晶パネル510の中央側のラインに印加する一方、ガンマ変換特性 $\gamma_2$ ,  $\gamma_3$ のうちの一方の電圧を上端側のラインに印加し、他方の電圧を下端側のラインに印加する。

20

【0188】

図26において、斜線の無い部分は抵抗素子R0～R7に基づく補正值を中心としたガンマ変換特性 $\gamma_1$ に対応する信号が入力される画素ドットを示す。斜線部は調整データによって調整されたガンマ変換特性 $\gamma_2$ または $\gamma_3$ に対応する信号が入力される画素ドットを示す。また、画素ドット内の+の符号は印加信号の極性を示す。

30

【0189】

図27には、図26に示した液晶表示装置での連続する2つのフレームに対応した $\gamma$ 特性の一例を示す。ここでは、連続する2つのフレームの対応する同一画素（RGB3画素ドット構成）に対して、極性の反転した電圧であって異なるガンマ変換特性に対応する信号電圧を印加している。

30

【0190】

こうすることにより、RGBの色バランスを維持し、液晶、配向膜の固定分極に起因する画面の焼き付きを抑えることができる。なお、液晶、配向膜の固定分極は、連続して異なるガンマ特性に対応した電圧を印加した場合に、正負の信号のアンバランスにより発生する残留DC電圧によるものである。

40

【0191】

上記のように、図26および図27の例では、3種類のガンマ変換特性 $\gamma_1$ ,  $\gamma_2$ ,  $\gamma_3$ を使用し、これらガンマ変換特性 $\gamma_1$ ,  $\gamma_2$ ,  $\gamma_3$ に対応する信号電圧が、一画面内の任意のラインに印加されている。さらに、次フレームにおいて、上記信号電圧の極性が反転されている。これにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化をさらに適切に補正することが可能となっている。

40

【0192】

図28にはVcom調整回路517の構成についてのブロック図を示す。

Vcom調整回路517は、基準電圧Vcom（Vref）が入力される入力端子551と、この入力端子551に接続されたバッファアンプ552と、基準電圧Vcomを一定

50

の範囲で上下に微調整する複数の  $V_{com}$  調整部 553 を有している。

【0193】

$V_{com}$  調整部 553 は、既に図 20 において説明した  $\gamma$  補正調整回路 531 と同じ回路構成であるため、その構成についての説明は省略する。また、動作説明については図 20 および図 28 を使用して簡単に行う。

【0194】

$V_{com}$  調整回路 517 の入力端子 532 には、例えば基準となる電圧  $V_{com}$  ( $V_{ref}$ ) が外部より供給される。そして、該基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源 534, 535 によって抵抗素子 R に流れる電流を、抵抗素子 R による電圧降下を利用して変化させる。これにより、入力された基準電圧  $V_{com}$  を抵抗素子 R での電圧降下の分だけ上または下にシフトした電圧  $V_{out}$  を出力端子 533 から出力する。

10

【0195】

即ち、基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも高い出力電圧  $V_{out}$  を得る場合には、 $V_{out} = V_{ref} + i \cdot R$  になるように、また、基準電圧  $V_{com}$  ( $V_{ref}$ ) よりも低い出力電圧  $V_{out}$  を得る場合には、 $V_{out} = V_{ref} - i \cdot R$  になるように、 $V_{com}$  調整回路 517 によって電圧を調整する。

20

【0196】

$V_{com}$  調整回路 517 からの出力、即ち対向電極電圧 C を含む液晶駆動波形については図 10 および図 11 に示した通りである。図 28 に示した構成の  $V_{com}$  調整回路 517 からは対向電極電圧 C1～C3 が output され、これら対向電極電圧 C1～C3 は、例えば図 1 に示した回路において、それぞれ第 1 グループ 7 (A)～第 3 グループ 7 (C) の対向電極 7 に供給される。

20

【0197】

この場合、第 2 グループ 7 (B) には基準となる対向電極電圧 C2 が与えられ、第 1 グループ 7 (A)、第 3 グループ 7 (C) には、対向電極電圧 C2 よりも高いまたは低い対向電極電圧 C1 または C3 が与えられる。したがって、液晶パネル 510 の上下方向において広い範囲の視野を得ることができる。

【0198】

ゲートドライバ 513 は、シフトレジスタ回路 561、レベルシフタ回路 562 および出力回路 563 を含んでいる。ゲートドライバ 513 では、シフトレジスタ回路 561 に水平同期信号 LS および垂直同期信号 VS が入力され、水平同期信号 LS をクロックとして垂直同期信号 VS をシフトレジスタ回路 561 内の各段で順次転送させる。

30

【0199】

シフトレジスタ回路 561 の各段からの出力は、液晶パネル 510 における各列に含まれる第 1 ～ 第 m の画素、つまり第 1 ～ 第 m のゲート電極にそれぞれ対応している。シフトレジスタ回路 561 の各段からの出力は、レベルシフタ回路 562 でレベル変換されることにより各画素が有する TFT23 のゲートを制御できる電圧まで昇圧され、出力回路 563 で低インピーダンス変換されて、レベルシフタ回路 562 から液晶パネル 510 の第 1 ～ 第 m のゲート電極それぞれに対して出力される。このゲートドライバ 513 からの出力が走査信号となり、液晶パネル 510 の各画素における TFT23 のゲートのオン／オフを制御する。

40

【0200】

これにより、走査信号で選択された 1 本のゲートライン (ゲート電極) 25 にゲートが接続されている TFT23 がオンされる。そして、1 水平同期期間ごとにゲートライン 25 が順次選択されることで、オンされる TFT23 を有する画素が順次垂直方向に移動する。

【0201】

走査信号により選択されて TFT23 がオンされた画素では、その画素に備えられた画素容量 22 にソースライン (ソース電極) 24 から階調表示用電位が付与される。これによ

50

り、その電位に応じて画素容量 22 が充電され、TFT 23 がオフになると、画素容量 22 にて電位が保持されることで画素における階調表示がなされる。

【0202】

以上、表示メモリ 515 に格納された調整データ D2 に応じて抵抗素子 R0～R7 での  $\gamma$  補正值を調整する制御手段（基準電圧発生回路 521）と、表示メモリ 516 に格納された調整データ D3 に応じて対向電極電圧 C を調整する制御手段（Vcom 調整回路 517）とを備え、これらにより 1 フレーム内の任意のラインにおいてそれぞれの調整を行うことにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化を補正することが可能となっている。

【0203】

ここで、本発明の実施の形態において、下記の点についてさらに説明を加えておく。

10

【0204】

対向電極への印加電圧と視野との関係について、液晶の視野角は液晶に印加される駆動電圧の大きさにより変化する。即ち、液晶に印加する電圧を変化させると液晶分子の傾斜角度が変化し、傾斜角度によって明るさが決まる。したがって、液晶は印加される階調電圧の大きさに従って最大の明るさになる角度が変化する。

【0205】

例えば、画面の上方向から下方向に移動しながら画像を観察すると、最初は画像が全体的に暗いが、正面に近づくに連れて明るくなり、ある点に到達すれば最も鮮明に見える点がある。この点を過ぎると再度、暗くなり始める。したがって、それぞれの階調電圧を増加させあるいは減少させることにより、最も鮮明に見える角度を変化させることができる。なお、増加させたり減少させたり、またはそれぞれどの程度、変化させるかは液晶の種類にしたがって固有値が決まると考えられる。そこで、本発明においては、階調電圧に対し対向電極を複数に分割しそれらを独立に制御することで、見る方向（視角）によらず見える状態が均一になるように表示をコントロールする。これにより視野角の拡大化を図るようしている。

20

【0206】

図 29 は、液晶パネルの 1 つの画素について、その輝度（透過率）と視角  $\phi$  の関係を示す。例えば、液晶セルの印加電圧を 3V とすると、当該画素を正面から見たとき ( $\phi = 0^\circ$ ) に比べて見下ろした ( $\phi = -30^\circ$ ) のときの方が明るく見え、また、同じく正面から見たときに比べて見上げた ( $\phi = +30^\circ$ ) 方が暗く見える。

30

【0207】

即ち、液晶パネルの縦（上下）方向（ゲートライン並び方向）の明るさが不均一になるといった不具合があり、これは特に、視角  $\phi$  の大きい大画面液晶を作る場合の障害になる。なお、液晶パネルの左右方向についても同様な不具合を生じる。

【0208】

大画面表示の場合には、図 30 (a) に示すように、上記の問題が顕著となり、画面の上部、下部で見る人からの視野角が異なることになる。したがって、このような場合に本発明は特に有効であり、図 30 (c) に示すソースドライバの構成により、図 30 (b) に示すように上記従来の問題を適切に解決可能である。

40

【0209】

マルチドメイン液晶に関し、この液晶は、図 31 に示すように、通常、副画素 a と副画素 b とからなる。このマルチドメイン液晶を主視角方向から観測した画素の光量 - 信号電圧特性の一例を図 32 (a) (b) に示す。

【0210】

図 31 において、例えば副画素 a は従来と同じ特性であるが、副画素 b は、任意の手段を用いて液晶層に低い電圧が印加されることにより、副画素 a に対して任意の電圧だけ高信号電圧（高駆動電圧）側にシフトした特性を示す。本発明においては、各副画素 a, b の対向電極を複数に分割し、独立制御できる構成とており、見る方向（視角）によらず見える状態が均一となるように光量を制御する。

50

## 【0211】

1つの画素の光量はこの2つの副画素a, bでの光量が足し合わさるため、従来、各副画素a, bにおいては、高信号電圧側に階調反転現象の要因となるピークが存在していた。

## 【0212】

これに対し、本願発明において、副画素a, bの足し合わせた1画素の特性は、各々の副画素のピークが互いに打ち消し合うため、単調減少する滑らかなカーブとなる。これによって、従来観測された階調反転現象はなくなる。また、1画素の光量-信号電圧カーブは、従来に比べて傾きが緩くなる。よって、視線を主視角方向に傾けることによって、光量-信号電圧カーブは低信号電圧(低駆動電圧)側へシフトする。この電圧のシフト量は従来の構成と変わらないため、階調表示させた場合において、本発明の各レベル間の光量差は、従来の構成の各レベル間の光量差に比べて均一になる。これによって、従来観測された黒つぶれ現象が緩和され、表示性能が改善される。

10

## 【0213】

表示メモリ515, 516が格納する静止画像データおよびキャラクタ表示データに関し、液晶表示装置では、例えば、常にコントローラを介して画像データを転送させて表示するのではなく、静止画像を表示させる場合は、一旦メモリに1フレーム分の画像データを格納しておき、この画像データをアクセスして繰り替えし出力することで、静止画を表示させている。また、キャラクタ表示(予めメモリに格納しておくキャラクタ)も同じように扱われる。

20

## 【0214】

次に、「ガンマ補正值」と「視野」との関連性について説明する。

上述のように、液晶の視野角は液晶に印加される印加電圧の大きさにより変化する(液晶に印加する電圧を変化させると液晶分子の傾斜角度が変化し、傾斜角度によって明るさが決まる)。即ち、液晶は印加される駆動電圧の大きさに従って最大の明るさになる角度が変化する。

## 【0215】

図33(a) (b)は、液晶表示装置において視野角分布を互いに異なる所定の状態に調整した場合を示す図面であり、図34は、本発明の実施形態に従う広視野角駆動回路により表現される視野角分布の一例を示すものである。

30

## 【0216】

例えば、階調電圧の分布を適切に調整して図33(a)のような視野角分布を有するようにすれば、画面の上側(楕円部)から見て画面が鮮明に見える。また、図33(b)のように調整すれば、画面の下側(楕円部)から見て画面が鮮明に見える。よって、互いに違う視野角を有する。

## 【0217】

このような構成において、液晶パネルに正対したときに、パネルの上方から下方に目の位置を移動させるに連れて「暗」から「明」に変化して見えるような液晶パネルの場合には、ゲートライン(走査ライン)25の番号順に「明」から「暗」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定する。ゲートライン25の番号順に不揮発性メモリから読み出された調整データによって、基準電圧のγ値が補正されるため、液晶パネルに正対した場合に限り、液晶パネルの縦方向の輝度が均一化して見える。

40

## 【0218】

また、逆に液晶パネルの下方から上方に目の位置を移動させるに連れて「明」から「暗」に変化して見えるような液晶パネルの場合には、ゲートライン25の番号順に「暗」から「明」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定することにより、液晶パネルの縦方向の輝度を均一化して見ることができる。

## 【0219】

次に、「最適視野」を得るための、ガンマ補正值を変更すべきラインおよびその補正值の例について説明する。

50

## 【0220】

不揮発性メモリ（表示メモリ515, 516）は、タイプの異なる複数の上記特性データを格納するもので、各特性データは、ゲートライン25の番号順（または代表番号順）にアドレスが付与された多数の単位データからなり、その単位データの各々が発明の実施の形態に記載の調整データD2若しくはD3に相当する。この不揮発性メモリによれば、例えば制御信号に従って1つの特性データが選択され、選択された特性データの中の1つの単位データ（調整データ）が前記信号に従って読み出される。符号D2並びにD3は読み出された基本調整データを表している。

## 【0221】

基準電圧発生回路521の中の $\gamma$ 補正調整回路531は、不揮発性メモリから読み出された調整データD2に基づいて基準電圧を調整するものである。また、Vcom調整回路517の中のVcom調整部553は、不揮発性メモリから読み出された調整データD3に基づいてVcom基準電圧を調整するものである。

10

## 【0222】

したがって、不揮発性メモリは、ゲートライン25の各番号または代表番号ごとの基本調整データを保持する保持手段に相当するものであり、また、調節データは、基準電圧の $\gamma$ 値加減調節と対向電極（共通電極）の基準電圧値を調整するものである。このような構成において、不揮発性メモリに格納するそれぞれの特性データは、液晶パネルと目線（視線）との関係に基づいて設定される。

## 【0223】

例えば、液晶パネルに正対したときに、パネルの上方から下方になるにつれて「暗」から「明」に変化して見えるような液晶パネルの場合には、ゲートライン25の番号順に「明」から「暗」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定する。この特性データを選択すると、ゲートライン25の番号順に不揮発性メモリから読み出された調整データによって、基準電圧の $\gamma$ 値と対向電極（共通電極）の基準電圧値とが補正されるため、液晶パネルに正対した場合に限り、液晶パネルの縦方向の輝度が均一化して見える。

20

## 【0224】

また、同様にパネルの下方から上方になるにつれて「明」から「暗」に変化して見えるような液晶パネルの場合には、ゲートライン25の番号順に「暗」から「明」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定する。この特性データを選択すると、ゲートライン25の番号順に不揮発性メモリから読み出された調整データによって、基準電圧の $\gamma$ 値と対向電極（共通電極）の基準電圧値とが補正されるため、液晶パネルに正対した場合に限り、液晶パネルの縦方向の輝度が均一化して見える。

30

## 【0225】

また、本発明の実施の形態では、1フレーム内において上側のゲートライン25と下側のゲートライン25についてそれぞれガンマ特性を異ならせている（図24）ことにより、所定のラインのみ異なるガンマ特性を持たせることができるために、視野角が最適視野になるよう表示特性を変えることができる。

40

## 【0226】

次に、1～M本のゲートライン25毎に $\gamma$ 補正を変える理由について説明する。

## 【0227】

上記のように、液晶の視野角は液晶に印加される駆動電圧の大きさにより変化する。したがって、階調電圧の分布を調整すれば、一つの表示装置において、図33(a)または図33(b)に示すように、互いに異なる視野角を有した表示状態に設定することができる。

## 【0228】

また、 $\gamma$ 特性を上下のゲートライン25において調整することにより、画面全体を見る人間の目は光の平均的な性質（パネル特性のばらつき吸収や上下方向での見え方の均一化など）を持ち、図34に示すように、上下の視野角が加えられて広くなるように感ずる。

50

## 【0229】

また、従来技術を示す図35および図36のように、人から見て画面上部と下部との間で生じる視野角特性の異なりは大画面になるほど顕著となり、無視できなくなる。

## 【0230】

この場合、従来技術では、図36に示すように、ソースドライバにおいて抵抗分割回路にて分割した電圧（固定された電圧）に基づき、液晶パネルへの印加電圧を作成しているので、 $\gamma$ 特性は、例えば図37の特性に固定される。このため、 $\gamma$ 特性を変えるには、新規にソースドライバを作り換える必要がある。

## 【0231】

これに対し、本発明の実施の形態の構成では、図38（a）（b）に示すように、ソースドライバにおいて予め $\gamma$ 補正調整回路で調整した電圧（適宜調整可能な電圧）に基づき、液晶パネルへの印加電圧を作成しているので、 $\gamma$ 特性を適宜調整可能である。

## 【0232】

以上のように、本実施の形態の液晶表示装置は、図39に示すように、対向電極分割による均一表示技術と不揮発メモリ内蔵による $\gamma$ 調整技術とを備えたものとなっている。

## 【0233】

次に、表示メモリ515, 516の構成例について示す。

表示メモリは、特に制限されないものの、図40に示すように、例えば、縦方向（Y方向）にL行、横方向（X方向）にm列×Kビットのメモリセルからなるメモリアレイを備えた構成とすることができます。さらに、表示メモリの周辺に設けられた、図示しないYアドレスを発生するYアドレス発生回路と、このYアドレス発生回路から出力されたアドレスデータに基づき1行のデコード信号を出力するYデコーダと、制御信号（nbit）に基づき1列×Kビットのデコード信号を出力するXデコーダからなる構成とすることができます。

## 【0234】

この表示メモリは液晶パネルの特性にあわせて予め初期化（書き込み）を行う。書き込まれたアドレスデータについて、例えばYアドレス発生回路は水平同期信号Hに同期して順次カウントアップし、YデコーダはYアドレス発生回路から出力されたアドレスデータに基づき、L行のうちの1行を選択する。

## 【0235】

一方、Xデコーダは制御信号（nbitの信号）に基づき、水平同期信号Hに同期してm列のうちの1列×Kビットのデコード信号を選択する。選択されたKビットのデータは調整データD2として出力され、基準電圧発生回路521に入力される。図41には、以上の動作についての簡単なタイミングチャートを示す。

## 【0236】

なお、図40および図41では、1ゲートライン25毎に調整データD2を出力する例を示しているが、勿論複数ゲートライン25毎に調整データD2を変化させても良い。その場合は、アドレスカウンタにより所定の複数アドレスが入力するとメモリのアドレスがカウントアップするように設定すれば良く、既知の技術で構成できるものである。

## 【0237】

以上のように、本発明の液晶表示装置は、配向構造を有さない光学的および構造的に等方向の一対の基板と、該一対の共通電極基板間に挟持された液晶層とを有し、行と列方向に画素が配列され、前記液晶層の液晶分子の配向方向は基板面内方向に関して巨視的にはほぼあらゆる方向に等確率で分布し、基板と垂直な方向に関してほぼ一定のツイスト角を示すマルチドメイン液晶素子を使用するものであって、前記マルチドメイン液晶と視角方向の輝度特性に合わせて、前記共通電極基板の電圧を制御する制御手段を備えたことを特徴としている。

## 【0238】

本発明の液晶表示装置の駆動方法は、配向構造を有さない光学的および構造的に等方向の一対の基板と、該一対の共通電極基板間に挟持された液晶層とを有し、行と列方向に画素

10

20

30

40

50

が配列され、前記液晶層の液晶分子の配向方向は基板面内方向に関して巨視的にはほぼあらゆる方向に等確率で分布し、基板と垂直な方向に関してほぼ一定のツイスト角を示すマルチドメイン液晶素子を使用した液晶表示装置の駆動方法であって、前記マルチドメイン液晶と視角方向の輝度特性に合わせて、前記共通電極基板の電圧を制御することを特徴としている。

【0239】

【発明の効果】

以上のように、本発明の液晶表示装置は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共に共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置において、前記共通電極に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な共通電極電圧供給手段を備えていることを特徴としている。

【0240】

また、本発明の液晶表示装置の駆動方法は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共に共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置の駆動方法において、前記共通電極に共通電極電圧を供給し、かつこの共通電極電圧を調整することを特徴としている。

【0241】

上記の構成によれば、共通電極に供給する共通電極電圧を適宜調整することにより、表示画面に対する任意の位置からの視野角が広視野角となるように、画素の輝度の調整や画素の色変化の補正を行うことができる。これにより、適切に広視野角表示が可能となる。

【0242】

また、上記のように、画素の輝度の調整や画素の色変化の補正は、共通電極に供給する共通電極電圧を調整することにより行っているので、TFT 製造工程を複雑にすること、あるいは駆動回路を作り変えることが不要である。したがって、低コストの構成にて高機能の液晶表示装置を得ることができる。さらに、液晶材料や液晶表示装置の特性に合わせて視角による色変化の補正を容易に行うことができるので、特性の異なる種々の液晶表示装置にも対応可能である。

【0243】

上記の液晶表示装置において、各画素の前記共通電極は複数のグループに振り分けられ、前記共通電極電圧供給手段は、共通電極電圧を前記グループごとに独立に調整可能である構成としてもよい。

【0244】

また、上記の液晶表示装置の駆動方法は、各画素の前記共通電極を複数のグループに振り分け、前記共通電極電圧をそれらグループごとに独立に調整する構成としてもよい。

【0245】

上記の構成によれば、例えば上下方向での画面を見る位置によって視野角が異なるという特性の液晶表示装置に対して、共通電極を上記のようにグループ分けし、グループごとに共通電極電圧を調整することにより、例えば上下方向での画面を見る位置での視野角を適切に調整することができる。

【0246】

上記の液晶表示装置は、前記走査線を駆動する走査線駆動手段と、前記走査線駆動手段に供給する、表示信号階調表示用の複数レベルの基準電圧を生成するとともに、この基準電圧を調整可能な基準電圧生成手段とを備えている構成としてもよい。

【0247】

また、上記の液晶表示装置の駆動方法は、表示信号階調表示用の複数レベルの基準電圧を

10

20

30

40

50

生成し、かつこの基準電圧を調整する構成としてもよい。

【0248】

上記の構成によれば、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整するようにしているので、多数の階調電圧を多数の抵抗素子やスイッチにより生成する構成に対して、階調表示のための回路の合理化や共有化により、同回路を簡素化することができる。

【図面の簡単な説明】

【図1】本発明の実施の一形態におけるTFT方式の液晶パネルの構成を示す回路図である。

【図2】図1に示した液晶パネルを備えた液晶表示装置の構成を示すブロック図である。

10

【図3】図1に示した液晶パネルのドライバを除いて示す回路図である。

【図4】一般的な液晶駆動波形の一例を示す波形図である。

【図5】図4に示した液晶駆動波形の他の例であって、図4の場合よりも液晶層に印加される電圧が低い場合の波形図である。

【図6】図2に示した液晶表示装置のソースドライバが備えるソースドライバ部の構成を示すブロック図である。

【図7】図1に示したVcom調整回路の構成を示す概略のブロック図である。

【図8】図8(a)は、図7に示したVcom調整回路における定電流源の動作を示すものであって、基準電圧よりも高い出力電圧を得る場合の説明図、図8(b)は、同基準電圧よりも低い出力電圧を得る場合の説明図である。

20

【図9】図7に示した定電流源の構成を示す回路図である。

【図10】図2に示した液晶表示装置における液晶駆動波形の一例を示す波形図である。

【図11】図10に示した液晶駆動波形の他の例であって、図10の場合よりも液晶層に印加される電圧が低い場合の波形図である。

【図12】図1に示したVcom調整回路から液晶パネルへの対向駆動電圧の印加状態を示す模式図である。

【図13】図1に示したVcom調整回路から液晶パネルへの連続する2つのフレームにおける対向駆動電圧の印加状態を示す模式図である。

【図14】マルチドメイン液晶パネルにおける1画素分の液晶表示素子の構成を示す回路図である。

30

【図15】図1の液晶パネルの構成をマルチドメイン液晶パネルに適用した場合の構成を示す回路図である。

【図16】図15に示した構成の他の例を示す液晶パネルの回路図である。

【図17】本発明の実施の他の形態におけるTFT方式の液晶表示装置の構成を示すブロック図である。

【図18】図17に示した基準電圧発生回路の構成を示す概略のブロック図である。

【図19】図18のものと比較する従来の基準電圧発生回路の構成を示す概略のブロック図である。

【図20】図18に示したγ補正調整回路の構成を示すブロック図である。

40

【図21】図21(a)は、図20に示したγ補正調整回路における定電流源の動作を示すものであって、基準電圧よりも高い出力電圧を得る場合の説明図、図21(b)は、同基準電圧よりも低い出力電圧を得る場合の説明図である。

【図22】図20に示した定電流源の構成を示す回路図である。

【図23】図21に示した基準電圧発生回路における階調表示データ(デジタル入力)と液晶駆動出力電圧(アナログ電圧)との関係(γ補正特性)を示すグラフである。

【図24】図23に示したγ補正特性 $\gamma_1$ ,  $\gamma_2$ を液晶パネルの各画素に適用した状態を示す模式図である。

【図25】図23に示したγ補正特性 $\gamma_1$ ,  $\gamma_2$ を液晶パネルの各画素に適用した場合の連続する2つのフレームでの液晶パネルの状態を示す模式図である。

50

【図 26】図 24 に示した処理の他の例を示すものであって、3種類の  $\gamma$  補正特性  $\gamma_1$ ,  $\gamma_2$ ,  $\gamma_3$  を液晶パネルの各画素に適用した状態を示す模式図である。

【図 27】図 26 に示した3種類の  $\gamma$  補正特性  $\gamma_1$ ,  $\gamma_2$ ,  $\gamma_3$  を使用する場合における連続する2つのフレームでの液晶パネルの状態を示す模式図である。

【図 28】図 17 に示した  $V_{com}$  調整回路の構成を示す概略のブロック図である。

【図 29】液晶パネルの1画素での各視角  $\phi$  における、液晶セルへの印加電圧と輝度（透過率）との関係を示すグラフである。

【図 30】図 30 (a) は、大画面表示の場合に顕著となる、液晶パネルの上部と下部とで視野角が異なることの説明図、図 30 (b) は図 30 (a) の状態を解消した本発明の液晶表示装置を示す説明図、図 30 (c) は図 30 (a) の問題を解決するためのソースドライバの構成を示す概略のブロック図である。

10

【図 31】液晶パネルにおける2個の副画素を有する1画素の構成を示す回路図である。

【図 32】図 32 (a) は、図 31 に示した画素における信号電圧と画素の光量との関係を示すグラフ、図 32 (b) は図 32 (a) のグラフにおいて画素の光量の一部の範囲を拡大して示すグラフである。

【図 33】図 33 (a) は、液晶表示装置において視野角分布を所定の状態に調整した場合を示すものであって、画面の上側から見て画面が鮮明に見えるようにした場合を示す説明図、図 33 (b) は同調整により画面の下側から見て画面が鮮明に見えるようにした場合を示す説明図である。

【図 34】図 33 (a) (b) に示した両視野角分布の調整によって得られる本発明の視野角分布の一例を示す説明図である。

20

【図 35】従来の大画面の液晶表示装置において、上からと下方からとの見る位置の違いにより視野角特性が異なる状態を示す説明図である。

【図 36】抵抗分割回路にて分割した電圧そのままを使用して液晶パネルへの印加電圧を作成する従来のソースドライバの構成とそれによる液晶パネルでの表示状態を示す説明図である。

【図 37】図 36 の構成により固定された  $\gamma$  特性を示すグラフである。

【図 38】図 38 (a) は、予め  $\gamma$  補正調整回路で調整された電圧に基づき、液晶パネルへの印加電圧を作成する本発明の実施の形態のソースドライバの構成とそれによる液晶パネルでの表示状態を示す説明図、図 38 (b) は、上記ソースドライバにおいて  $\gamma$  補正された電圧を液晶パネルに印加する状態を示す説明図である。

30

【図 39】本発明の実施の形態の液晶表示装置において、対向電極分割による均一表示技術と不揮発メモリ内蔵による  $\gamma$  調整技術とを備えたことを示す説明図である。

【図 40】本発明の実施の形態の液晶表示装置が備える表示メモリの構成を示す説明図である。

【図 41】本発明の実施の形態の液晶表示装置が備える表示メモリの構成を示す説明図である。図 40 に示した表示メモリの動作を示すタイミングチャートである。

【図 42】図 42 (a) は、液晶パネルの表裏面における液晶分子の配向方向を示す説明図、図 42 (b) は、図 42 (a) の設定における上面から見た液晶分子の配向状態を示す説明図、図 42 (c) は、図 42 (a) の設定における左右方向から見た液晶分子の配向状態を示す説明図、図 42 (d) は、図 42 (a) の設定における上下方向から見た液晶分子の配向状態を示す説明図である。

40

【図 43】図 42 (a) の設定において、正面および上下方向から液晶パネルを見た場合の、液晶への印加電圧と輝度との関係を示すグラフである。

#### 【符号の説明】

1, 501

液晶表示装置

2, 102 202, 512

ソースドライバ（信号線駆動手段）

3, 103 513

ゲートドライバ（走査線駆動手段）

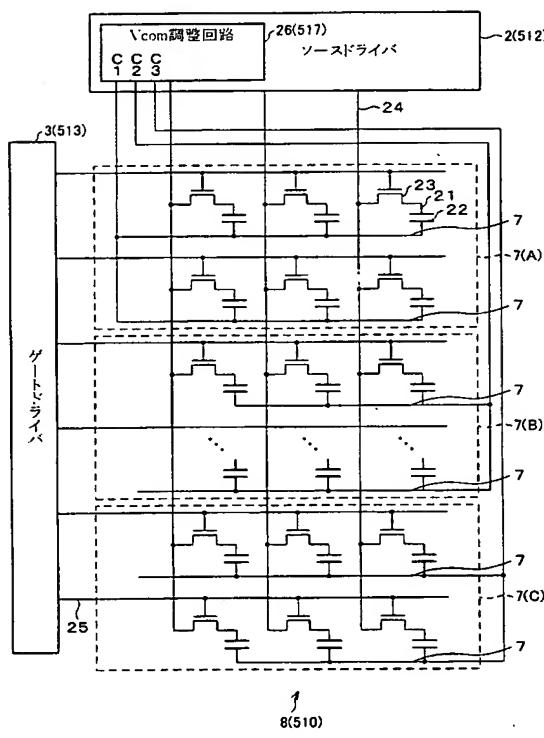
4 コントローラ

5 液晶駆動電源

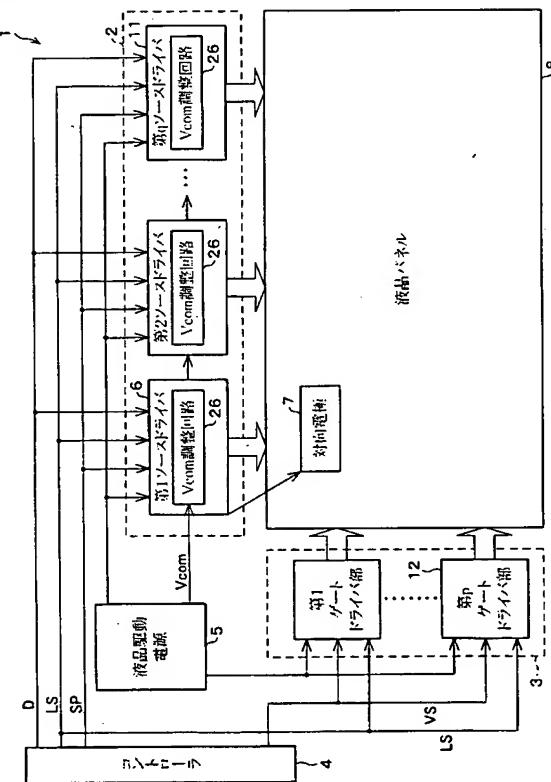
50

- 7, 107a, 107b 対向電極  
 8, 510 液晶パネル  
 11 ソースドライバ部  
 12 ゲートドライバ部  
 21 画素電極  
 22 画素容量  
 23 TFT  
 24 ソースライン (信号線)  
 25 ゲートライン (走査線)  
 26, 126, 226, 517 Vcom調整回路 (共通電極電圧供給手段) 10  
 51, 52, 534, 535 定電流源  
 53, 536, 552 バッファアンプ  
 108 マルチドメイン液晶パネル  
 515, 516 表示メモリ (補正情報記憶手段)  
 521 基準電圧発生回路 (基準電圧生成手段)  
 531  $\gamma$ 補正調整回路  
 553 Vcom調整部

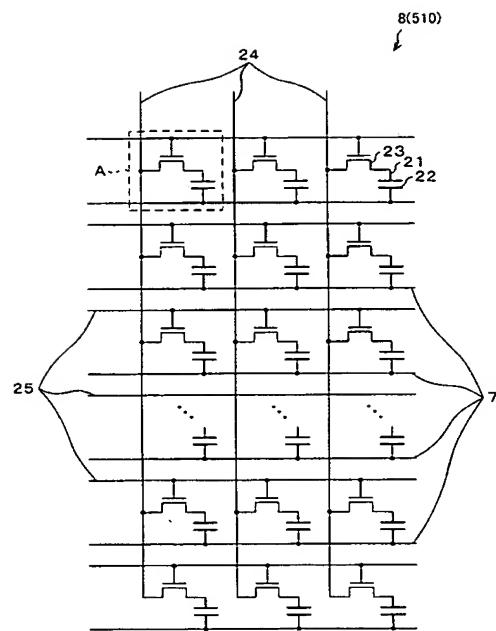
【図1】



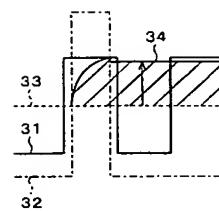
【図2】



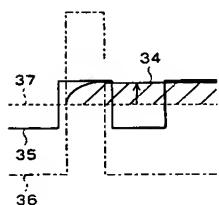
【図 3】



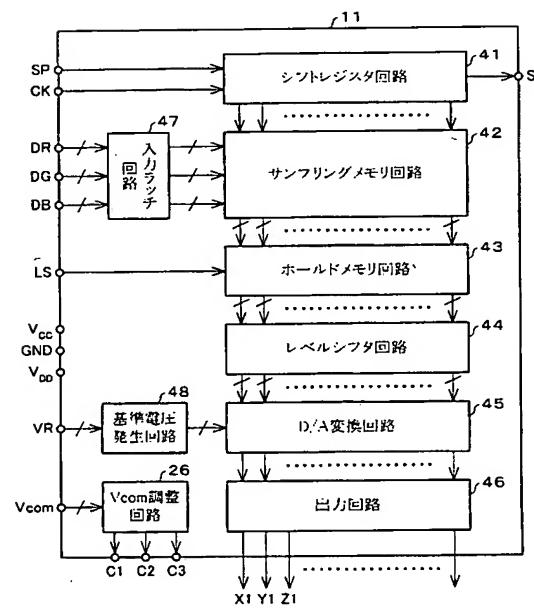
【図 4】



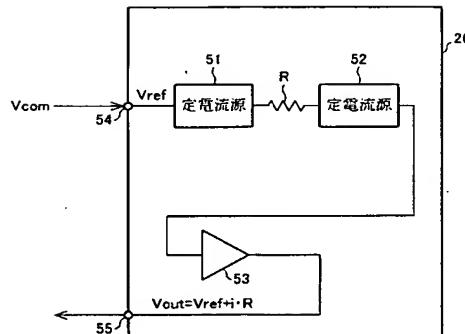
【図 5】



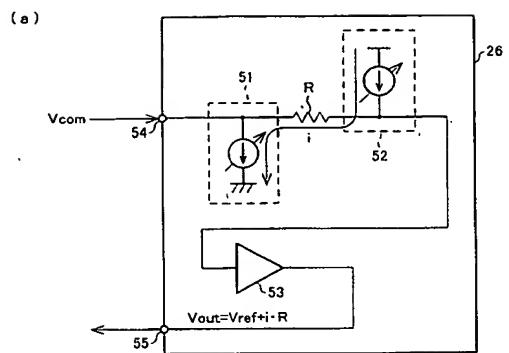
【図 6】



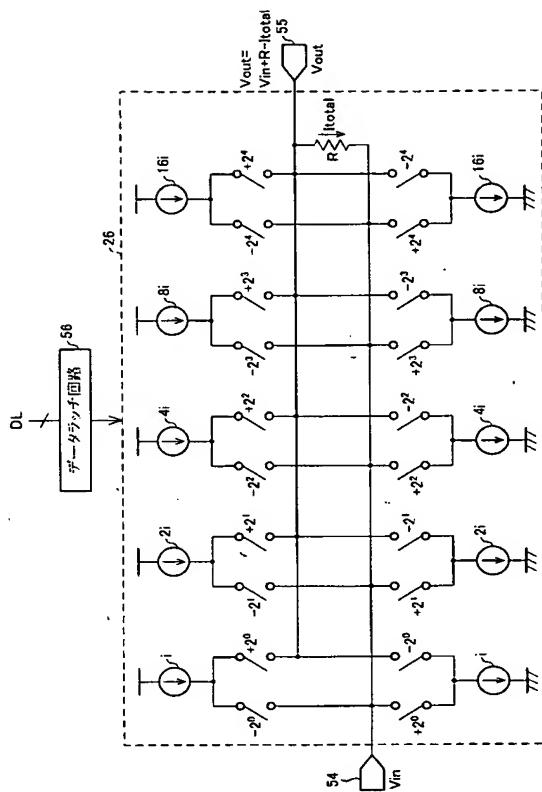
【図 7】



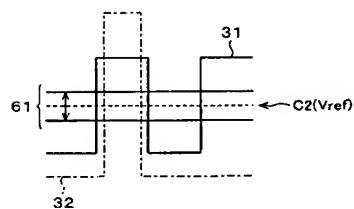
【図 8】



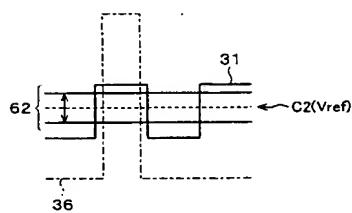
【図 9】



【図 10】



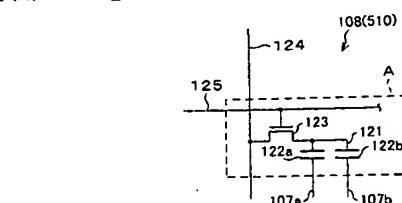
【図 11】



【図 12】

	R	G	B	R	G	B
C1	*	/	/	*	/	/
C2	-	+	-	+	-	+
C3	+	-	+	-	+	-
C4	-	+	-	+	-	+
C5	+	-	+	-	+	-

【図 14】

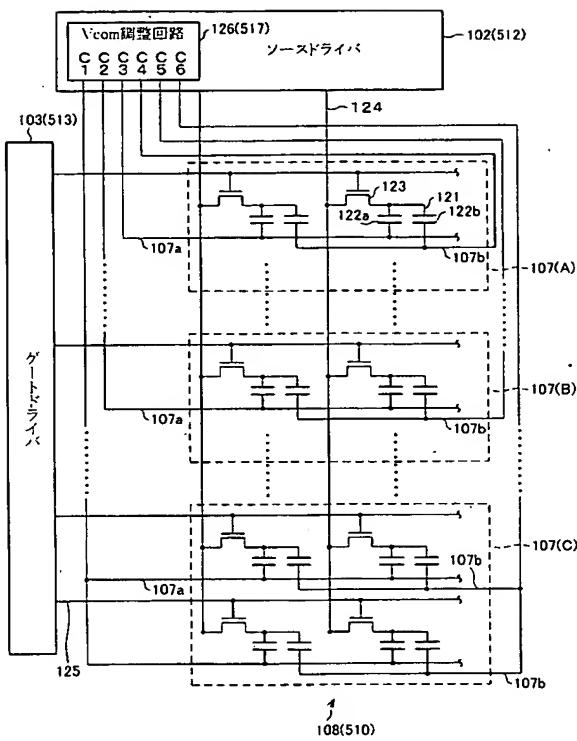


【図 13】

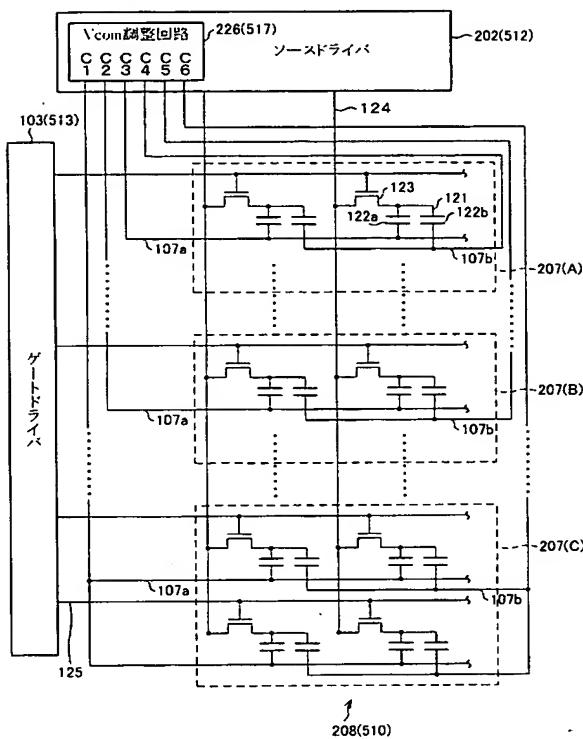
	R	G	B	R	G	B
C1	*	/	/	*	/	/
C2	-	+	-	+	-	+
C3	+	-	+	-	+	-
C4	-	+	-	+	-	+
C5	+	-	+	-	+	-

	R	G	B	R	G	B
C1	*	/	/	*	/	/
C2	+	-	+	-	+	-
C3	-	+	-	+	-	+
C4	+	-	+	-	+	-
C5	-	+	-	+	-	+

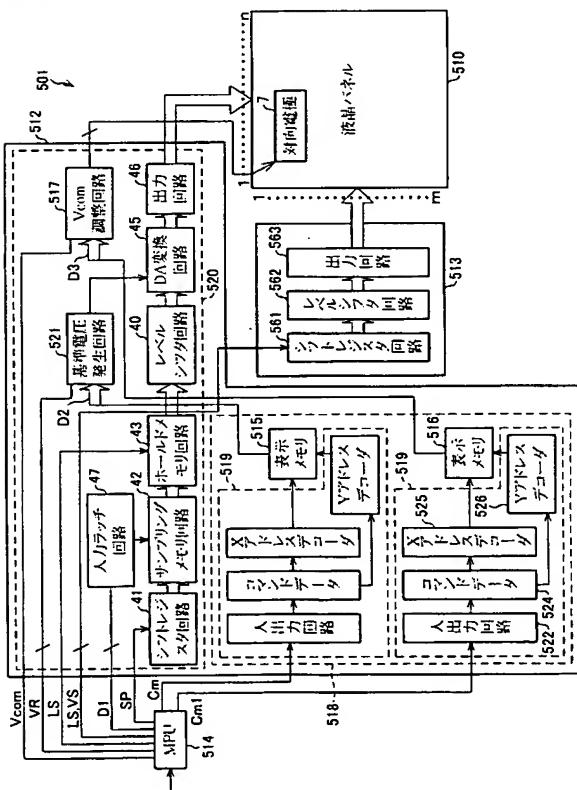
【図 1 5】



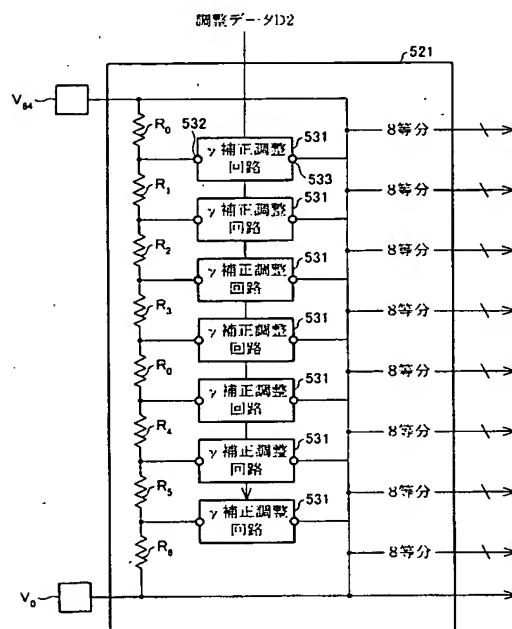
【図 1 6】



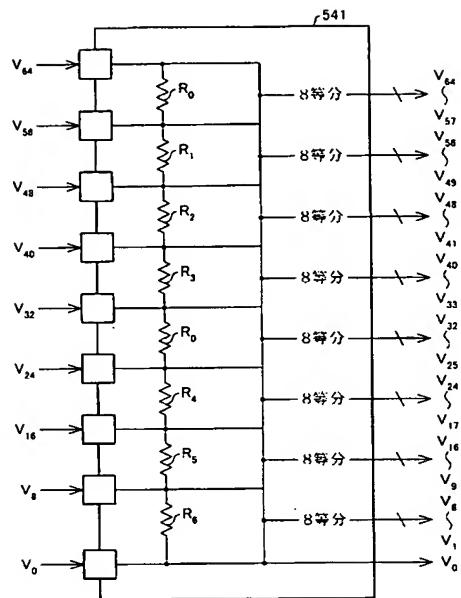
【図 1 7】



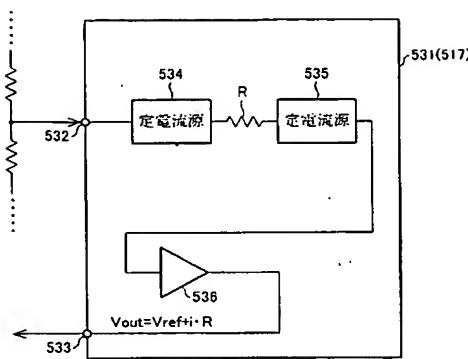
【図 1 8】



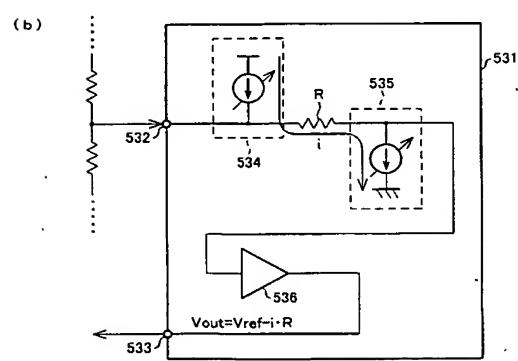
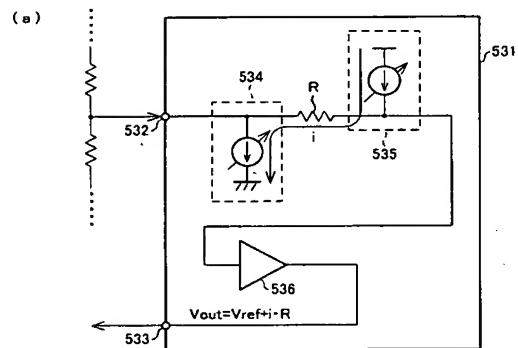
【図 19】



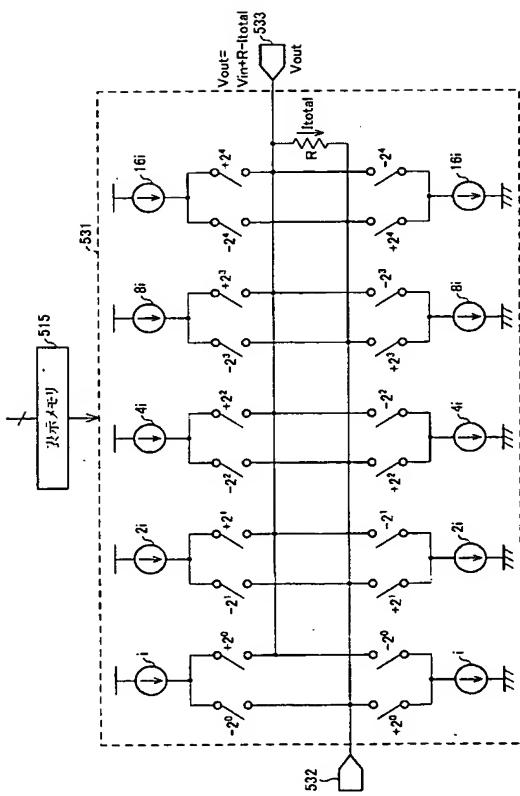
【図 20】



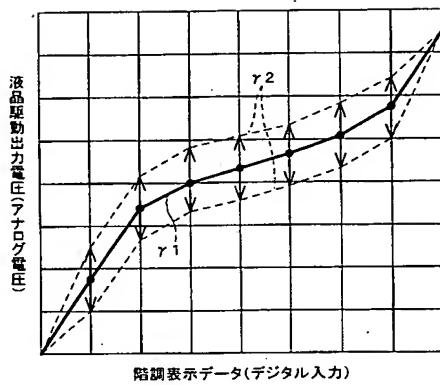
【図 21】



【図 22】



【図 23】



【図 24】

	R	G	B	R	G	B
$r_1$	+	-	+	-	+	-
	-	+	-	+	-	+
	+	-	+	-	+	-
$r_2$	+	+	+	+	+	+
	+	+	+	+	+	+
	+	+	+	+	+	+

$r_1$

$r_2$

【図 26】

	R	G	B	R	G	B
$r_2$	+	+	+	+	+	+
	-	+	-	+	-	+
	+	-	+	-	+	-
$r_1$	-	+	-	+	-	+
	+	-	+	-	+	-
$r_2$	+	+	+	+	+	+
	+	+	+	+	+	+
	+	+	+	+	+	+

$r_1$

$r_2$

$r_3$

【図 25】

nフレーム						
	R	G	B	R	G	B
$r_1$	+	-	+	-	+	-
	-	+	-	+	-	+
	+	-	+	-	+	-
$r_2$	+	+	+	+	+	+
	+	+	+	+	+	+
	+	+	+	+	+	+

$r_1$

$r_2$

n+1フレーム						
	R	G	B	R	G	B
$r_1$	-	+	-	+	-	+
	+	-	+	-	+	-
	-	+	-	+	-	+
$r_2$	+	+	+	+	+	+
	+	+	+	+	+	+
	+	+	+	+	+	+

【図 27】

nフレーム						
	R	G	B	R	G	B
$r_2$	+	+	+	+	+	+
$r_1$	-	+	-	+	-	+
	+	-	+	-	+	-
$r_3$	-	+	-	+	-	+
	+	-	+	-	+	-
$r_2$	+	+	+	+	+	+
	+	+	+	+	+	+
	+	+	+	+	+	+

$r_2$

$r_1$

$r_3$

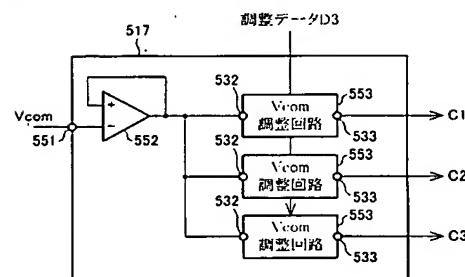
n+1フレーム						
	R	G	B	R	G	B
$r_2$	+	+	+	+	+	+
$r_1$	-	+	-	+	-	+
	+	-	+	-	+	-
$r_3$	-	+	-	+	-	+
	+	-	+	-	+	-
$r_2$	+	+	+	+	+	+
	+	+	+	+	+	+
	+	+	+	+	+	+

$r_2$

$r_1$

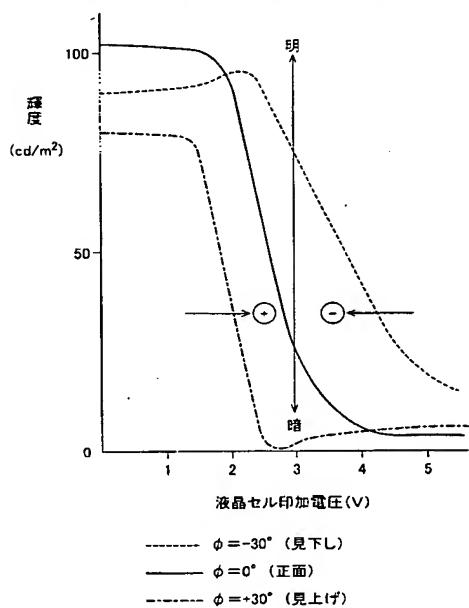
$r_3$

【図 28】

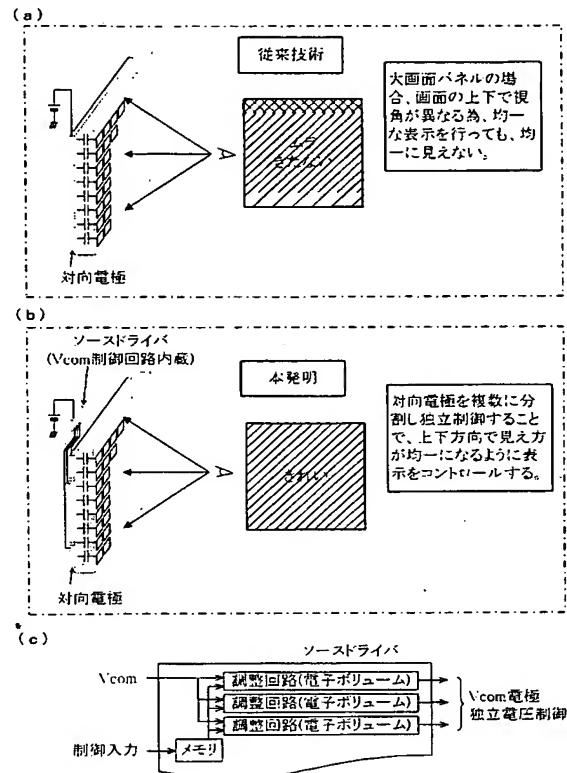


【図29】

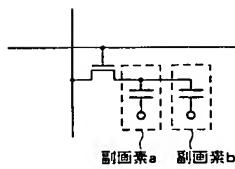
液晶パネルの1つの画素の輝度と視角の関係を表したグラフ



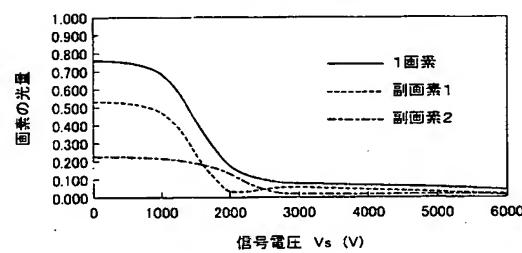
【図30】



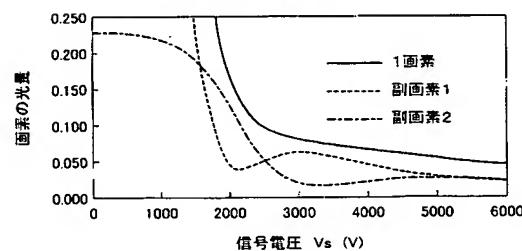
【図31】



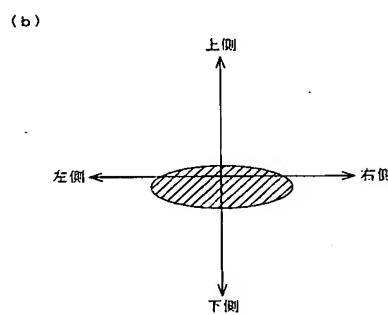
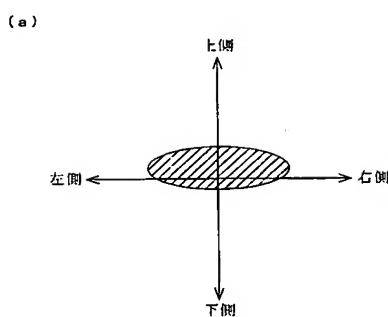
【図32】

画素の光量-信号電圧特性( $\theta = 40^\circ$ )

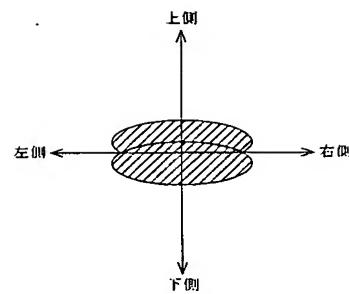
(b)

画素の光量-信号電圧特性( $\theta = 40^\circ$ )

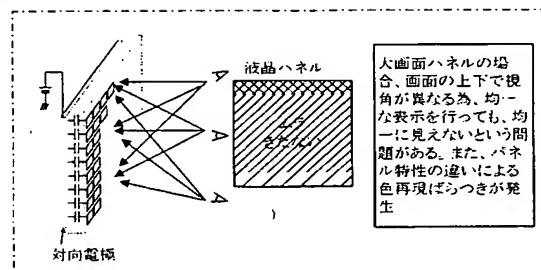
【図 3 3】



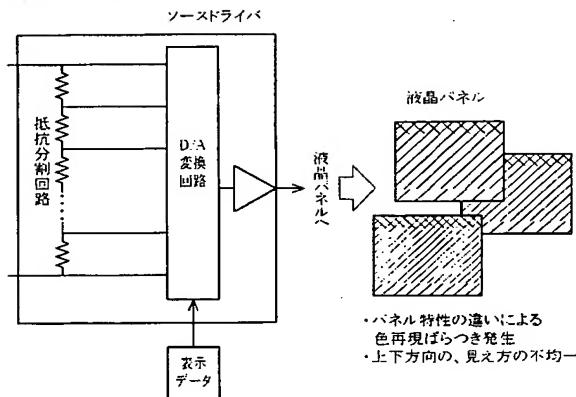
【図 3 4】



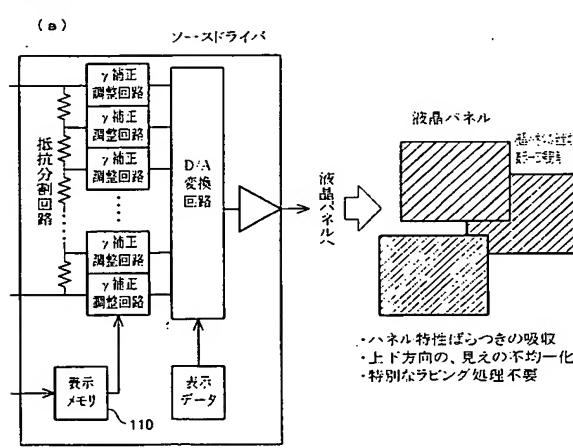
【図 3 5】



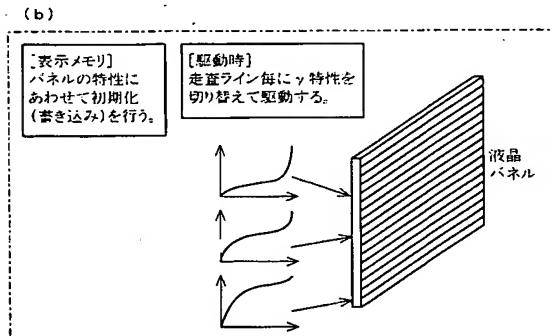
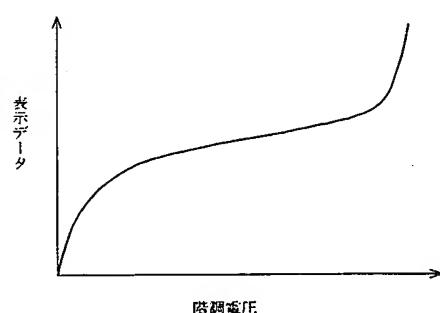
【図 3 6】



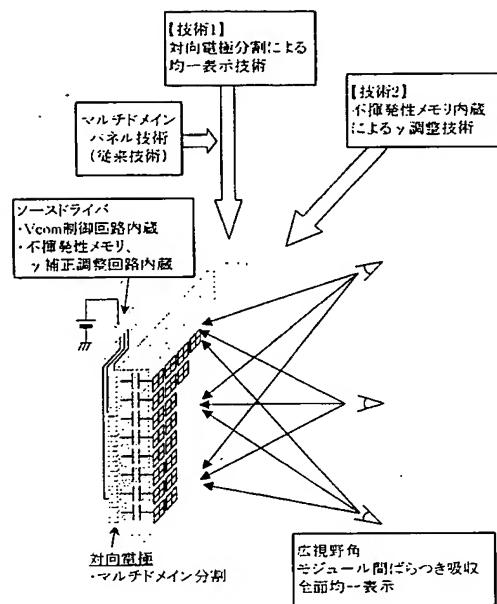
【図 3 8】



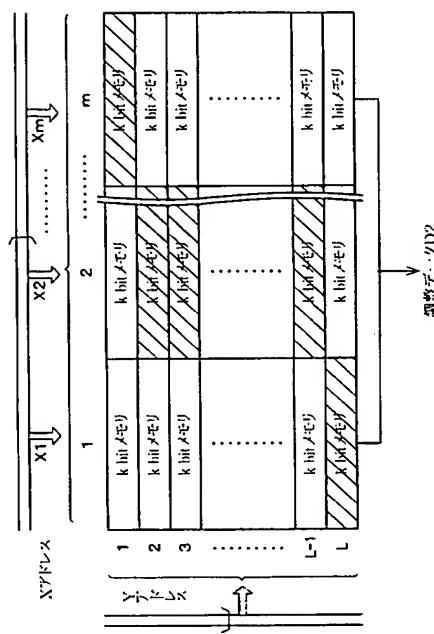
【図 3 7】



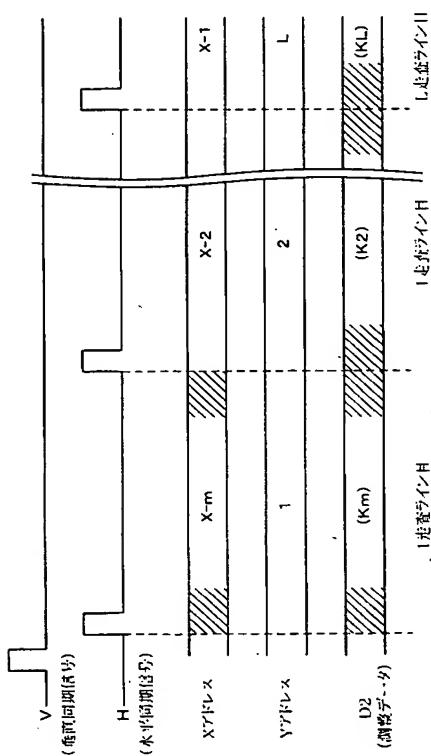
【図 39】



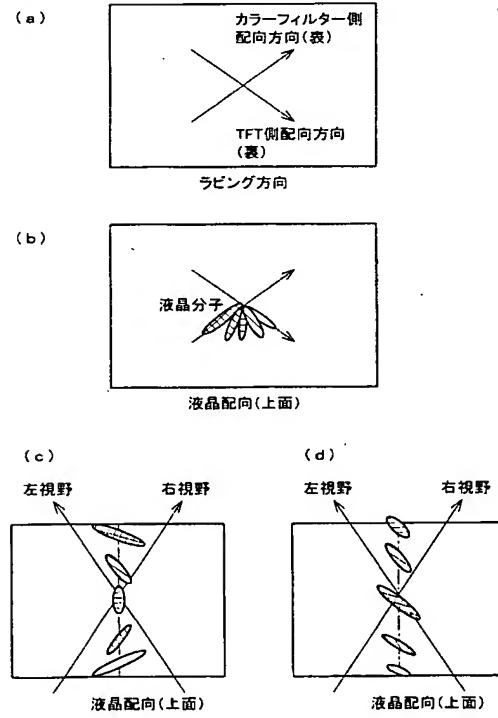
【図 40】



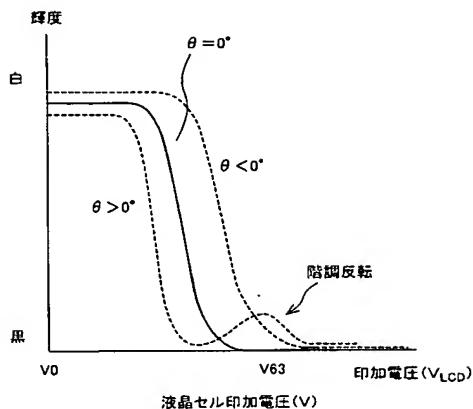
【図 41】



【図 42】



【図 4 3】



---

フロントページの続き

(51)Int.C1.<sup>7</sup>

F I

G O 9 G	3/20	6 2 1 B
G O 9 G	3/20	6 2 4 C
G O 9 G	3/20	6 3 1 V
G O 9 G	3/20	6 4 1 Q

テーマコード (参考)

F ターム(参考) 2H090 MA14

2H093 NA16 NC02 NC18  
5C006 AC25 AC26 AF46 AF51 AF83 BB16 BF01 BF37 BF43 FA55  
5C080 AA10 BB05 DD28 DD30 EE29 FF11 GG12 JJ01 JJ02 JJ03  
JJ04 JJ05 JJ06